

PATENT COOPERATION TREATY

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Assistant Commissioner for Patents
United States Patent and Trademark
Office
Box PCT
Washington, D.C.20231
ETATS-UNIS D'AMERIQUE

in its capacity as elected Office

Date of mailing:

12 October 2000 (12.10.00)

International application No.:

PCT/JP00/01687

Applicant's or agent's file reference:

99R00636

International filing date:

17 March 2000 (17.03.00)

Priority date:

31 March 1999 (31.03.99)

Applicant:

KODEN, Mitsuhiro et al

1. The designated Office is hereby notified of its election made:



in the demand filed with the International preliminary Examining Authority on:

05 June 2000 (05.06.00)



in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was



was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

The International Bureau of WIPO
34, chemin des Colombettes
1211 Geneva 20, Switzerland

Facsimile No.: (41-22) 740.14.35

Authorized officer:

J. Zahra

Telephone No.: (41-22) 338.83.38

THIS PAGE BLANK (USPTO)

RECEIVED

OCT. 25. 2000

HARA KENZO PATENT

PATENT COOPERATION TREATY**PCT**

From the INTERNATIONAL BUREAU

To:

HARA, Kenzo
Harakenzo Patent Law Firm
Daiwa Minamimorimachi Building
2-6, Tenjinbashi 2-chome Kita,
Kita-ku
Osaka-shi, Osaka 530-0041
JAPON

**NOTICE INFORMING THE APPLICANT OF THE
COMMUNICATION OF THE INTERNATIONAL
APPLICATION TO THE DESIGNATED OFFICES**

(PCT Rule 47.1(c), first sentence)

Date of mailing (day/month/year)

12 October 2000 (12.10.00)

Applicant's or agent's file reference

99R00636

IMPORTANT NOTICE

International application No.

PCT/JP00/01687

International filing date (day/month/year)

17 March 2000 (17.03.00)

Priority date (day/month/year)

31 March 1999 (31.03.99)

Applicant

SHARP KABUSHIKI KAISHA et al

1. Notice is hereby given that the International Bureau has communicated, as provided in Article 20, the international application to the following designated Offices on the date indicated above as the date of mailing of this Notice:

KR,US

In accordance with Rule 47.1(c), third sentence, those Offices will accept the present Notice as conclusive evidence that the communication of the international application has duly taken place on the date of mailing indicated above and no copy of the international application is required to be furnished by the applicant to the designated Office(s).

2. The following designated Offices have waived the requirement for such a communication at this time:

CN,EP

The communication will be made to those Offices only upon their request. Furthermore, those Offices do not require the applicant to furnish a copy of the international application (Rule 49.1(a-bis)).

3. Enclosed with this Notice is a copy of the international application as published by the International Bureau on 12 October 2000 (12.10.00) under No. WO 00/60408

REMINDER REGARDING CHAPTER II (Article 31(2)(a) and Rule 54.2)

If the applicant wishes to postpone entry into the national phase until 30 months (or later in some Offices) from the priority date, a demand for international preliminary examination must be filed with the competent International Preliminary Examining Authority before the expiration of 19 months from the priority date.

It is the applicant's sole responsibility to monitor the 19-month time limit.

Note that only an applicant who is a national or resident of a PCT Contracting State which is bound by Chapter II has the right to file a demand for international preliminary examination.

REMINDER REGARDING ENTRY INTO THE NATIONAL PHASE (Article 22 or 39(1))

If the applicant wishes to proceed with the international application in the national phase, he must, within 20 months or 30 months, or later in some Offices, perform the acts referred to therein before each designated or elected Office.

For further important information on the time limits and acts to be performed for entering the national phase, see the Annex to Form PCT/IB/301 (Notification of Receipt of Record Copy) and Volume II of the PCT Applicant's Guide.

The International Bureau of WIPO
34, chemin des Colombettes
1211 Geneva 20, Switzerland

Facsimile No. (41-22) 740.14.35

Authorized officer

J. Zahra

Telephone No. (41-22) 338.83.38

THIS PAGE BLANK (USPTO)

PCT

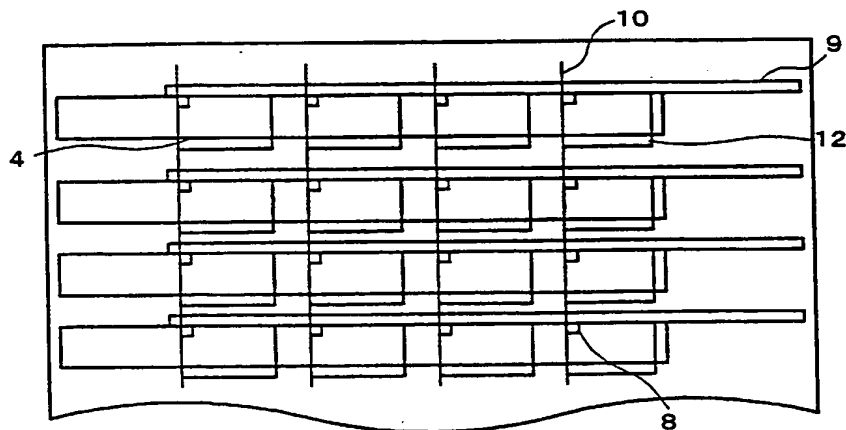
世界知的所有権機関
国際事務局
特許協力条約に基づいて公開された国際出願



(51) 国際特許分類7 G02F 1/1335, 1/133	A1	(11) 国際公開番号 WO00/60408 (43) 国際公開日 2000年10月12日(12.10.00)
(21) 国際出願番号 PCT/JP00/01687 (22) 国際出願日 2000年3月17日(17.03.00) (30) 優先権データ 特願平11/90522 1999年3月31日(31.03.99) JP 特願2000/24406 2000年2月1日(01.02.00) JP (71) 出願人 (米国を除くすべての指定国について) シャープ株式会社(SHARP KABUSHIKI KAISHA)[JP/JP] 〒545-8522 大阪府大阪市阿倍野区長池町22-22 Osaka, (JP) (72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 向殿充浩(KODEN, Mitsuhiro)[JP/JP] 〒277-0827 千葉県柏市松葉町3-15-4-501 Chiba, (JP) 加邊正章(KABE, Masaaki)[JP/JP] 〒277-0872 千葉県柏市十倉二287-259-401 Chiba, (JP) (74) 代理人 原 謙三(HARA, Kenzo) 〒530-0041 大阪府大阪市北区天神橋2丁目北2番6号 大和南森町ビル 原謙三国際特許事務所 Osaka, (JP)		(81) 指定国 CN, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE) 添付公開書類 国際調査報告書

(54)Title: LIGHT-CONTROL DEVICE AND METHOD OF DRIVING

(54)発明の名称 光制御素子及びその駆動方法



(57) Abstract

A light-control element includes liquid crystal (3) between a substrate (1) having a plurality of optical output layers (4) and a transparent substrate (2). Either the substrate (1) or the substrate (2) includes gate electrodes (9) to which a plurality of scanning signals are applied, and either the substrate (1) or the substrate (2) includes source electrodes to which a plurality of signals are applied. The light output layer (4) includes stripes running in the direction of the gate electrodes (9).

(57)要約

本発明の光制御素子は、複数の光出力層（４）が配置された基板（１）と、光透過機能を有する基板（２）とを対向させ、該基板（１）と基板（２）の間に液晶（３）を挟持している。該基板（１）と基板（２）のいずれかに複数の走査信号を印加するゲート電極（９）が形成され、さらに該基板（１）と基板（２）のいずれかに複数の信号電極を印加するソース電極が形成されており、前記光出力層（４）がストライプ状に配置され、該配置方向がゲート電極（９）の方向と一致している。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AG	アンティグア・バーブーダ	DZ	アルジェリア	LC	セントルシア	SD	スーダン
AL	アルバニア	EE	エストニア	LI	リヒテンシュタイン	SE	スウェーデン
AM	アルメニア	EES	スペイン	LK	スリ・ランカ	SG	シンガポール
AT	オーストリア	FI	フィンランド	LR	リベリア	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LS	レソト	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LT	リトアニア	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LU	ルクセンブルグ	SN	セネガル
BB	バルバドス	GD	グレナダ	LV	ラトヴィア	SZ	スワジランド
BE	ベルギー	GE	グルジア	MA	モロッコ	TD	チャード
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BJ	ベナン	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BR	ブラジル	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BY	ベラルーシ	GW	ギニア・ビサウ		共和国	TT	トリニダード・トバゴ
CA	カナダ	HR	クロアチア	ML	マリ	TZ	タンザニア
CF	中央アフリカ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
CG	コンゴ	ID	インドネシア	MR	モーリタニア	UG	ウガンダ
CH	スイス	IE	アイルランド	MW	マラウイ	US	米国
CI	コートジボアール	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
CM	カメルーン	IN	インド	MZ	モザンビーク	VN	ヴェトナム
CN	中国	IS	アイスランド	NE	ニジェール	YU	ユーゴスラヴィア
CR	コスタ・リカ	IT	イタリア	NL	オランダ	ZA	南アフリカ共和国
CU	キューバ	JPE	日本	NO	ノールウェー	ZW	ジンバブエ
CY	キプロス	KE	ケニア	NZ	ニュージーランド		
CZ	チェッコ	KG	キルギスタン	PL	ポーランド		
DE	ドイツ	KP	北朝鮮	PT	ポルトガル		
DK	デンマーク	KR	韓国	RO	ルーマニア		

明 細 書

光制御素子及びその駆動方法

技術分野

5 本発明は、表示素子などに用いることのできる新規な光制御素子に関し、特に液晶素子を組み合わせた光制御素子とその駆動方法に関するものである。

背景技術

10 近年、低消費電力、薄型軽量であるなどのメリットにより、液晶ディスプレイがテレビ、ビデオ、パソコン、ワープロ、プロジェクションなどに幅広く用いられている。しかし、実用レベルに至った液晶ディスプレイにおいても、まだ幾つかの問題点を有しているのが現状である。

15 その第1は、光の利用効率が低いことである。通常のカラ液晶ディスプレイの場合、偏光板による光透過率が $1/2$ 以下、カラーフィルタによる光透過率が $1/3$ 以下であり、開口率その他を考えると、バックライトから出射される全光の利用効率は 10% 以下、通常は 5% 以下に
20 なってしまっている。このような光利用効率の低さは消費電力の増大に直接結び付くので、環境やエネルギーに対する対応がさらに必要とされる21世紀を考えると、極めて大きな問題と言わざるを得ない。

そこで、上記問題を解決するために、幾つかのアプローチがなされている。その一つは、バックライト電源の消費電力をなくした、バックライトを用いない反射型の液晶ディスプレイの提供である。ただ、反射型

の液晶ディスプレイのコントラストは現段階で20 : 1以下と低いので、
本当の意味での美しい画像を実現するという観点では十分なディスプレイ
とは言えない。

5 他のアプローチとしては、バックライトは用いるが、カラーフィルタ
を用いずに表示を行い、カラーフィルタによる光の透過効率の低下を
なくす液晶ディスプレイの提供である。その実現手段として、カラーフ
ィルタの代わりにフォトルミネッセントという蛍光体を用いる方法が提
案されている（W. A. Crossland et al., SID 97 Digest, 837(1997)）。
10 しかしながら、この方法の場合、コントラストが十分でないこと、光源
にUV光を利用するので液晶材料や配向膜へのダメージが懸念されるこ
となどの課題が残っている。

 一方、時間的にRGBの色を切り替えるバックライトを用いたフィー
ルドシーケンシャルカラー方式も発表されている（T. Uchida et al.,
Proc. IDRC, 37(1997)）。ただ、この方式の場合、非常に高速応答の液
15 晶が必要な点などの課題が残っている。

 また、液晶ディスプレイの別の問題点としては、表示がホールド型で
あるために、動画表示時に尾引きや輪郭ボケなどが生じ、インパルス型
のCRTに比べ画像品位で劣ることが挙げられる。このような問題に対
し、最近、IBMよりインパルス型の表示を行う液晶ディスプレイが提
20 案されている。しかし、このようなインパルス型表示の液晶ディスプレ
イにおいても、液晶の応答速度、バックライトの発光・消光速度などの
課題が残っている。

 そこで、上記従来の光利用効率の低さや画像品質の低さを解決するた
めに、液晶表示素子のパターンに対応した有機EL（Electro Luminesc

ence) 素子を発光させる技術開発がなされている。このような技術は、例えば、日本国公開特許公報「特開平 8 - 2 1 1 8 3 2 号公報（公開日 1 9 9 6 年 8 月 2 0 日）」にも開示されている。

上記公報に開示されている技術は、液晶、および該液晶を挟持するよう
5 に対向配置された一对の複数本の透明電極等により構成される液晶表示素子部と、有機 E L 発光層、および該有機 E L 発光層を挟持するよう
に対向配置された一对の複数本の透明電極等により構成される有機 E L
表示素子部とを備え、液晶表示素子部に有機 E L 表示素子部を積層し、
かつこれらを 1 つの駆動部で駆動して、液晶表示素子部の画素と有機 E
10 L 表示素子部の画素とを対応させることにより、液晶表示素子部と有機
E L 表示素子部に同一画像を表示させるものである。

しかしながら、このようにマトリクス型の液晶表示素子とマトリクス
型の有機 E L 表示素子とを積層することにより、パネル作製コストが高
くなり、また、駆動ドライバー I C 数も増えるため、表示装置全体とし
15 てコスト高になってしまうという問題がある。

また、液晶表示素子と有機 E L 表示素子という 2 つの表示素子の間に
透明基板が配置されているため、斜めから見たときの視認性にも問題が
ある。この視認性を解決しようとする、開口率を狭くしなければならない、非常に薄いコスト的に不利な透明基板を用いなければならない
20 などの、別の問題が生じてくる。

本発明は上記のような課題を解決するためになされたものであり、カラーフィルタを用いずに表示を行い、さらに視認性も良好な新しいタイプであって、且つ、インパルス型表示を行う光制御素子とその駆動方法とを提供することを目的とする。

発明の開示

上記目的を達成するために、本発明の光制御素子は、少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、該第1の基板および第2の基板のいずれかに複数の走査信号を印加する電極が形成され、該第1の基板および第2の基板のいずれかに複数の信号電極を印加する電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該配置方向が走査信号を印加する電極の方向と一致していることを特徴とする。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する電極に対応した光出力層毎に、発光のタイミングを変化させることも可能となり、インパルス型表示を実現することができる。また、光出力層が組み込まれていることにより、薄型化を実現することも可能となる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばRGBの光を出力させることにより、カラーフィルタを用いることなくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することができる。

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

5 また、本発明の光制御素子は、少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電極を印加するソース電極が形成され、前記光出力層がストライプ状に配置され、該配置方向がゲート電極の方向と一致していることを特徴とする
10 こともできる。

上記の構成によれば、光出力層が走査信号を印加するゲート電極の方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを変化させることも可能となり、アクティブ駆動の光制御素子においてインパルス型表示を実現することができる。また、光出力層が組み込まれていること
15 により、薄型化を実現することも可能となる。

20 さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばRGBの光を出力させることにより、カラーフィルタを用いることなくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

5 また、本発明の光制御素子の駆動方法は、上記記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の5%以上70%以下であることが好ましい。このように、光出力層から発光される時間を前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を実現し、且つ表示の輝度を高く保つことができる。

10 さらに、光出力層の発光時間が、各表示フレーム時間の15%以上40%以下であることがより好ましい。このように、光出力層から発光される時間をさらに前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を確実に実現し、且つ表示の輝度を確実に高く保つことができる。

15 また、本発明の光制御素子の駆動方法は、上記記載の光制御素子の駆動方法において、各走査線に走査信号を送った後一定時間後に光出力層から光出力し、該光出力を次に走査信号が送られるまでに終了する方法とすることもできる。

20 上記の方法によれば、走査電極毎に印加される走査信号に対応させて光出力層の走査を行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができるので、インパルス型表示を実現することが可能となる。

さらに、本発明の光制御素子の駆動方法としては、異なる波長の光出力層を複数本まとめて同時に発光させる方法が好ましく、これにより制

御するための I C の数を少なくすることができる。

さらに、本発明の光制御素子の駆動方法は、配置された光出力の波長が隣り合う光出力層で互いに異なることが好ましく、さらには、その光出力層の色が R、G、B のいずれかで、これらが周期的に繰り返されることが好ましい。これにより、カラーフィルタを用いないカラー表示が可能となるため、光利用効率を上昇させて低消費電力化を図ることができる。

本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって充分判るであろう。また、本発明の利益は、添付図面を参照した次の説明で明白になるであろう。

図面の簡単な説明

図 1 (a) は、本発明の第 1 の光制御素子の構造を示す平面図であり、図 1 (b) は該第 1 の光制御素子の断面図である。

図 2 (a) は、本発明の第 2 の光制御素子の構造を示す平面図であり、図 2 (b) は該第 2 の光制御素子の断面図である。

図 3 は、ディスプレイの中の T F T 駆動素子配置図である。

図 4 は、本発明の実施形態 3 に係るインパルス型表示を示す説明図である。

図 5 は、本発明の実施形態 4 に係るインパルス型表示を示す説明図である。

図 6 は、本発明の第 2 の実施例に係る光制御素子の構造を示す断面図である。

図 7 は、本発明の第 3 の実施例に係る光制御素子の構造を示す断面図

である。

図 8 (a) は、光出力層が R G B の繰り返しとなっている光制御素子の構造を示す平面図であり、図 8 (b) は該光制御素子の断面図である。

図 9 (a) は、光出力層が R G B の繰り返しとなっている図 8 (a) に示す光制御素子とは異なる光制御素子の構造を示す平面図であり、図 9 (b) は該光制御素子の断面図である。

図 10 (a) ないし図 10 (h) は、図 6 に示す光制御素子の第 1 の製造方法を示す工程図である。

図 11 (a) および図 11 (b) は、図 6 に示す光制御素子の第 1 の製造方法において、基板の貼り合わせ後の工程を示す工程図である。

図 12 (a) ないし図 12 (e) は、図 6 に示す光制御素子の第 2 の製造方法を示す工程図である。

図 13 (a) ないし図 13 (c) は、図 6 に示す光制御素子の第 2 の製造方法において、基板の貼り合わせ後の工程を示す工程図である。

図 14 は、従来の複合素子型表示装置における液晶表示素子部と有機 E L 表示素子部との積層複合状態を示す断面図である。

発明を実施するための最良の形態

以下、本発明をさらに詳述に説明するために、本発明を実施するための最良の形態について、図面を参照して説明する。ただし、本発明はこれらにより何ら限定されるものではない。

本発明の第 1 の実施形態である光制御素子の平面図を図 1 (a) に示し、その断面図を図 1 (b) に示す。

図 1 (b) の断面図に示すように、対向配置されたガラスからなる基

板 1 と基板 2 との間に液晶 3 が挟持され、基板 1 には複数の光出力層 4 がストライプ状に形成される。基板 1 としては、ガラス基板の他に、シリコン基板、プラスチック基板などを用いることができる。また、基板 1 と対向させる基板 2 としては、ガラス基板の他に、プラスチック基板などの透明基板を用いることができる。

光出力層 4 としては、有機 E L (Electro Luminescence) 素子、無機 E L (E-lectro Luminescence) 素子、F E D (Field Emission Diode) などの発光素子 (発光体) を用いることができる。そして、基板 1 上に、金属電極 5、有機 E L 素子等による発光層 6、I T O 電極等による透明電極 7 を積層する。これら、金属電極 5、発光層 6、透明電極 7 は、ともにフォトリソグラフィ法などによるパターンニング加工により形成することができる。さらに、透明電極 7 上に偏光機能層 1 3 が設けられ、さらに配向膜 1 5 が設けられる。図 1 (a) の平面図は、パターンニング加工した構造を示している。

また、基板 1 の全面に発光層 6 を形成した場合は、発光層 6 上に偏光機能を有する膜を形成して、該膜上に液晶層 3 を直接配置しても良い。

さらに、本発明における第 2 の実施形態である光制御素子の平面図および断面図を、図 2 (a) および図 2 (b) に示す。この第 2 の実施形態における構造のように、光出力層として機能する光導波路 1 6 を用い、該光導波路 1 6 が外部の光源 1 7 と結合されている光制御素子構造をとることも可能である。光導波路 1 6 は、P M M A (Polymethyl methacrylate) などで形成できる。また、外部の光源 1 7 としては、半導体レーザーダイオード、無機 E L 素子、有機 E L 素子、蛍光灯などの発光素子を用いることができる。

第 1 の実施形態および第 2 の実施形態において、光出力層（光出力層 4 および光導波路 1 6）あるいは光源 1 7 から単色の色を発光させた場合、ディスプレイはモノクロディスプレイとなるが、複数の光出力層（光出力層 4 および光導波路 1 6）あるいは光源 1 7 から異なる波長の光を出させることにより、ディスプレイのカラー化が可能になる。特に、ストライプ配置された複数本の光出力層（光出力層 4 および光導波路 1 6）あるいは光源 1 7 の 1 つ毎に R G B の光を出力させるのが好ましい。これにより、従来の液晶表示装置に用いられていたカラーフィルタを無くしたカラー表示が可能となり、光利用効率が上昇し、低消費電力化を図ることができる。さらに、バックライトがないため、薄型・軽量のディスプレイの実現が可能となる。

さらに、両基板 1、2 間に挟持された液晶 3 に用いる液晶材料としては、ネマティック液晶、強誘電性液晶、反強誘電性液晶、高分子複合型液晶などを用いることができる。

マトリクス型有機 E L 素子の場合には、表示容量が大きくなってデューティ比が高くなると、輝度・コントラストを高くしづらいといった課題が生じるが、本発明では、有機 E L 素子の駆動は基本的にスタティック駆動であり、良好な特性が得易い。また、液晶部分で光の透過光強度を制御できるため、トータルとして良好な表示性能を実現できる。

液晶 3 を駆動するためには電界印加手段が必要であるので、基板 1 および基板 2 の片方または双方に電極を形成する。具体的には、基板 1 と基板 2 のいずれかに複数の走査信号を印加する電極が形成され、基板 1 と基板 2 のいずれかに複数の信号電極を印加する電極が形成される。

図 1 に示されている第 1 の実施形態に係る光制御素子においては、液

晶 3 を T F T 駆動にて駆動する例が示されている。すなわち、基板 2 に T F T 8 が配置され、各 T F T 8 は走査電極（ゲート電極） 9 および信号電極（ソース電極） 1 0 で繋がっている。また、各画素には I T O 膜からなる画素電極 1 2 が形成され、基板 1 には I T O 膜からなる対向電極 1 1 が形成されている。

T F T 8 などのアクティブ素子を作製する場合、基板 1 側に作るよりも基板 2 側に配置する方が好ましい。主な理由は二つある。第一は、T F T 8 を作製するためのプロセス温度が高いため、偏光機能層 1 3 などが形成された基板 1 よりもガラスからなる基板 2 の方が熱プロセスによる問題が発生しにくい点である。第二は、有機 E L 素子（発光層 6 ）からなる光出力層 4 （光導波路 1 6 も含む）および T F T 8 の歩留まりが 1 0 0 % にはなかなかならないため、両方を同じ基板に作ると、歩留まりは両者の歩留まりの積となって低下するが、それぞれを基板 1 、 2 に作り分ければ、良品基板のみを張り合わせるにより、より高い歩留まりを実現できる点である。

図 1 （ a ） 、 図 1 （ b ） では、本発明に係る光制御素子としてアクティブ駆動である T F T 駆動の液晶素子を示したが、T F T 8 を用いない単純マトリクス型表示、M I M （Metal Insulator M-etal）表示、シリコン基板を用いた方式などでも駆動できることは言うまでもない。

また、液晶で光強度を変調するための一般的な手段として、図 1 （ a ） 、 図 1 （ b ） に示す本発明の第 1 の実施形態に係る光制御素子では、偏光機能を有する層として偏光機能層 1 3 と偏光板 1 4 とを配置する。図 2 （ a ） 、 図 2 （ b ） に示す本発明の第 2 の実施形態に係る光制御素子では偏光機能層 1 3 として偏光板を用い、さらに偏光板 1 4 を配置し

ている。ただし、これらは挟持される液晶の種類によっては省くことができる。例えば、高分子分散型やゲストホスト型の液晶などでは偏光機能を有する層（偏光板を含む）を省いてもよい。

偏光機能層 1 3 としては、通常の偏光板を用いる以外に、偏光膜を塗布形成する方法もある。その形成方法としては、まず、配向膜を形成し、その配向膜をラビングする。次に、該配向膜上に二色性色素を混合した反応性液晶高分子を塗布する。これによって反応性液晶高分子および混入された二色性色素が一方向に配列する。つぎに光照射によって高分子を重合させる。これによって一方向に配列した状態が固定される。このように形成した偏光膜の上にさらに配向膜 1 5 を形成することができ、図 1 (a)、図 1 (b) に示すような構成が可能となる。この構成において、光出力層 4 から出射された光は液晶 3 に入射し、この光は、液晶部分を電界で制御することで各画素の光の状態が変化させられて基板 2 より出射される。

次に、上記のような実施形態 1 に係る（図 1 (a)、図 1 (b) に示されている）ディスプレイを用いた場合の、光出力層 4 からの光出力タイミングについて検討した、本発明の第 3 の実施形態について以下に説明する。光出力層 4 からの光は常に出し続けてもよいが、その場合にはホールド型の表示になる。しかし、フレーム内のある期間のみ光出力させることにより、インパルス型表示を実現することができる。

このインパルス型表示について、図 3 および図 4 を用いて T F T 駆動型表示を例に説明する。図 3 は上記ディスプレイの T F T 駆動素子の配置図であり、図 4 には第 3 の実施形態におけるインパルス型表示の際の各信号の波形が示されている。

ゲート電極（走査電極） 9（図 3 および図 4 においては G 1, G 2, G 3, . . . で示されている）より信号を送り、ゲートを ON する。これに同期させて、画素の求める表示状態に応じたデータ信号をソース電極（信号電極） 10（図 3 および図 4 においては S 1, S 2, S 3, . . . で示されている）より送ることにより、マトリクス表示がなされ、画素に印加される電圧に応じて光透過量が制御される。尚、この場合（図 4 の場合）、T F T 駆動素子が n 本のゲート電極を持つものとの前提において説明を行う。各電極 9、10 より信号を送って表示内容を液晶部分に送っている間は光出力層 4 は発光させないこととする。そして、液晶部分が表示内容に対応した状態になった後、すなわち信号に対して液晶 3 が十分に応答しきった後に、光出力層 4 から発光させる。このようにすると、インパルス型の表示の実現が可能となる。

ここで、光出力層 4 から発光される時間について、さらに考察する。好ましくは、各表示フレーム時間の 5 % 以上 70 % 以下であり、より好ましくは 15 % 以上 40 % 以下である。すなわち、発光期間がフレーム時間の 70 % より長いとインパルス型表示としての特徴が薄れ、輪郭ボケや尾引きの程度がホールド型に近づいてくる。より好ましくは 40 % 以下である。

また、1 表示フレーム 16.7 ms から、T F T 8 での書き込み時間（1 走査線（1 ゲート電極 9）あたりのゲートの ON 時間 × 走査線数）と液晶 3 の応答時間を引いたものが発光期間として利用しうる（液晶 3 が全表示情報に対応した状態になって初めて発光させるため）ため、70 % もの発光期間を取ろうとすると、液晶 3 の応答速度や T F T 8 での書き込み速度に大きな制約が生じる。発光期間がフレーム時間の 5 % 以

下になると、ディスプレイとしての輝度を上げにくい。例えば、5 % の場合、全期間発光している場合と同じ輝度を得るためには、20 倍の発光強度が必要となる。そこで、より好ましくは15 % 以上である。

例えば図1に示す金属電極5と透明電極7はパターンニングされても、
5 されていなくとも構わないが、パターンニングしない方がコストは安い。
また、パターンニングしたとしてもそれぞれを別々に駆動する必要はなく、
図4に示すような発光パターンを用いることで、全電極をまとめて電圧
印加することにより全面同時に発光させることができる。

また、上記した第3の実施形態の光出力タイミングとは異なるものとして、
10 上記のようなディスプレイを用いた場合の光出力層4からの別の
光出力タイミングについて検討した、本発明の第4の実施形態について、
以下に説明する。この光出力タイミングとは、光出力層4の発光期間を
変える方法である。

図3および図5を用いて、TFT駆動型表示を例に説明する。図5に
15 は、第4の実施形態におけるインパルス型表示の光出力タイミングにつ
いて示す各信号の波形が示されている。

ゲート電極（走査電極）9（図3および図5においてはG1, G2, G3, ...で示されている）より信号を送り、ゲートをONする。これに同期させて画素の求める表示状態に応じたデータ信号をソース電極
20 （信号電極）10（図3および図5においてはS1, S2, S3, ...で示されている）より送ってマトリクス表示する。画素に印加される電圧に応じて、光透過量が制御される。ゲートをOFFして、一定時間後に、発光層6から光を出力する。このようにすると、図5に示すように、各ライン毎に発光させるタイミングを変えたインパルス型の表示を

実現することができる。

第 4 の実施形態で説明したようなインパルス型の表示を行うためには、前記光出力層 4 がストライプ状に配置され、その配置方向が走査信号を印加する電極（ゲート電極 9）の方向と一致していることが必要である。

5 液晶表示部分の表示内容は、走査信号に対応して表示され、走査のタイミングが走査線（ゲート電極 9）毎に異なるわけであるから、それに対応した発光層 6 のタイミングも変える必要がある。発光層 6 の走査としては、3 本あるいは、より多数の本数をまとめて発光させてもよい。いずれにしても、各ラインともに、発光時間を等しくし、次のゲートの ON

10 N より前に消光することが必要である。この方式の場合の大きなメリットは、液晶 3 の応答速度が第 3 の実施形態の場合に比べて遅くて良い、発光期間を長く取ることが可能となるため、ディスプレイとしての輝度が上がる点などである。

すなわち、第 3 の実施形態の方法の場合には、液晶 3 が全表示情報対応した状態になって初めて発光させているので、16.7 ms から TFT 8 での書き込み時間（1 走査線（1 ゲート電極）あたりのゲートの ON 時間 × 走査線数）と液晶 3 の応答時間を引いたものが発光期間として利用しうる。

15

これに対して、第 4 の実施形態で述べている方法で 1 走査線毎に光出力層 4 のタイミングを変える場合、原理的には、16.7 ms から 1 走査線あたりのゲートの ON 時間と液晶 3 の応答時間とを引いたものが発光期間として利用しうる。それゆえ、液晶 3 の応答時間に対する制約は第 3 の実施形態より緩い。また、液晶 3 の応答速度が同じとすると、第 4 の実施形態の方が発光時間が長くとることができ、ディスプレイとし

20

での輝度が向上する。

光出力層 4 から発光される時間は、上述したように各表示フレーム時間の 5 % 以上 7 0 % 以下であることが好ましい。より好ましくは 1 5 % 以上 4 0 % 以下である。

5 1 走査線に対応した光出力層 4 ごとにタイミングを変える場合には、各光出力層 4 は別々に制御することが必要となる。それゆえ、例えば図 1 (a) 、図 1 (b) に示す構成で説明すると、金属電極 5 がゲート電極 9 に対応しているため、この金属電極 5 は光出力層 4 に対応してパターニングされる必要がある。光出力層 4 を構成している他方の電極である透明電極 7 は、パターニングされてもされていなくとも構わない。

10 また、光出力層 4 が R G B の繰り返しになっている場合、R G B の 3 本をまとめて発光させるのも良い方法である。なぜなら、R G B の 3 つで一つの表示単位になるため、その発光期間が同一の方が好ましい。3 本まとめて発光・消光させる場合には、3 本まとめて制御すればよい。

15 3 本より多い数をまとめて制御する場合も同様にすればよい。多数をまとめるほど、パターンがラフになって作りやすい、制御するための I C の数が少なくなるといったメリットが生じる。

20 また、図 8 (a) および図 8 (b) に示すように R G B を並べることも可能である。このように配置することで、あるゲート電極 9 に対応した光出力層 4 から R G B を同時に発光させることができる。各 R G B の画素に対応した信号はソース電極 1 0 より入力する。また、図 9 (a) および図 9 (b) に示すような構成にしてもよい。尚、図 8 および図 9 とともに、(a) は光制御素子の構造を示す平面図であり、(b) はその断面図である。尚、図 9 (b) において、2 0 はガラス性の基板である。

以上のように、本発明の光制御素子の駆動方法は、各走査電極（実施の形態においてはゲート電極 9）ごとに光源（光出力層）の輝度を調整できるため、低消費電力化が可能となる。例えば、最大輝度 500 cd/m^2 のディスプレイを作製しようとした場合、通常のバックライト付き液晶ディスプレイでは、バックライトを常に 500 cd/m^2 の輝度で光らせなければならない。例えほとんどが黒表示であっても、バックライトには 500 cd/m^2 の輝度が必要である。

これに対して、本発明の方式では、光出力層を走査電極の配置方向と一致させているので、対応するラインに求められる表示の最大輝度分だけ光らせることにより、走査電極（走査線）ごとに光源部分の輝度調整ができる。これは光出力層を複数本まとめて光らせる場合でも同じで、その対応する表示部分の最大輝度だけ光出力層を光らせればよい。このため、表示状態が暗いときには、光源部の輝度を落とすことができるので、実質的に低消費電力化が実現できる。

また、光源部分の輝度を落とすと、きめの細かい階調表示も可能となる。例えば、ディスプレイ全体での最大輝度が 500 cd/m^2 であるディスプレイを作製し、ある領域で最低輝度 5 cd/m^2 、最大輝度 10 cd/m^2 の表示をするケースを考える。通常のディスプレイではバックライトが 500 cd/m^2 であるため、液晶の透過率のみで 5 cd/m^2 から 10 cd/m^2 の変化を調整しなければならない。しかし、これは液晶の透過率 2.5%～5%の領域での調整ということになり、温度分布やセル厚むらなどの様々な特性変動要因を考えると、きめの細かい階調表示が容易とはいえない。

これに対して、本発明の方式では、その領域の光源部分の輝度を 10

cd/m^2 に設定し、液晶の透過率 50% ~ 100% の変化を用いて表示することができる。こうすることにより、表示の特性変動要因を受け難くくなり、きめの細かい表示が可能となる。

また、視認性の観点に立つと、黒に近い表示状態での微妙な濃淡が表示の美しさに大きく寄与している。このことを考え合わせると、本方式
5 のメリットは非常に大きいといえる。また、8 ビットの階調データではなく、10 ビットや 12 ビットの階調データが送られてきたとき、黒に近い表示の階調をきめ細かくきちんと出すためにも、本方式は適しているといえる。

さらに、通常の有機 EL ディスプレイと比較した場合の本方式のメリ
10 ットとして、本方式では a-Si-TFT でよいという点が挙げられる。

通常の有機 EL を用いたディスプレイの場合、表示容量（走査線数）
を上げようとする、p-Si-TFT が必要といわれており、その TFT も液晶用とは異なり、1 画素につき複数個（通常 2 ~ 4 個）の TFT
15 T が必要といわれている。このことは、製造が困難となることやコストアップの要因となる。

一方、本方式の光制御素子を用いたディスプレイでは、TFT を用い
る場合でも、液晶を駆動するための TFT、たとえば a-Si-TFT
を用いることができる。よって、生産性、コストの点から有利となる。

また、本実施の形態では、光源部分を持ったディスプレイとして本方
20 式の光制御素子を説明してきたが、透過・反射両用型のディスプレイとしても用いることができる。もちろん、適切な光学設計や光学部材配置が必要であることは言うまでもないが、それらをきちんと行えば、暗い環境下では光源部を点灯して透過型ディスプレイとして用い、明るい環

境下では反射型ディスプレイとして用いることができる。

尚、本実施形態では液晶素子部としてT F T駆動型液晶を例に説明したが、他の液晶（例えば、強誘電性液晶、反強誘電性液晶、P D L Cなど）でもよいことは言うまでもない。

5 次に、上記実施の形態にかかる具体的実施例を以下に説明する。

（実施例 1）

本発明の第 1 の実施例は、前記した第 1 の実施形態に係る光制御素子についての具体的な実施例である。以下に、本発明の第 1 の実施例を図 1（a）、図 1（b）に基づいて説明する。

10 ガラスからなる基板 1 上に金属電極 5 を形成し、ストライプ状にパターンニングする。その上に、発光層 6 として有機 E L 層を形成する。ここで、前記有機 E L 層は、一本毎に R G B の各々の色に発光する層を形成する。さらに、その上に、パターンニングしない I T O 膜からなる透明電極 7 が形成される。

15 上記透明電極 7 上に偏光機能層 1 3 が形成される。その形成方法は、配向膜（図 1（a）、図 1（b）では省略）を形成し、その配向膜をラビングし、該配向膜上に二色性色素を混合した反応性液晶高分子を塗布する。これによって反応性液晶高分子および混入された二色性色素が一方向に配列することとなる。次に、光照射によって高分子を重合させると、高分子が一方向に配列した状態で固定され、偏光機能を有する膜である偏光機能層 1 3 になる。さらにこの偏光機能層 1 3 上全面に、対向電極 1 1 として I T O 膜を形成し、さらに配向膜 1 5 を塗布し、ラビングする。

20

一方、基板 2 上には T F T 8 およびそれらをつなぐ配線が形成される。

各 T F T 8 は走査電極（ゲート電極） 9 および信号電極（ソース電極） 1 0 で繋がっている。また、各画素毎に I T O 膜からなる画素電極 1 2 が形成される。

次に、上記したように作製した基板 1 および基板 2 を貼り合わせ、 T N 型表示用ネマティック液晶を注入し、周辺を封止する。ここで、走査電極（ゲート電極） 9 もしくは信号電極（ソース電極） 1 0 のどちらかを、光出力層 4 のストライプ配置方向と一致させることが重要である。本実施例 1 においては、走査電極（ゲート電極） 9 が光出力層 4 のストライプ配置方向と一致するように形成されている。

（実施例 2）

本発明の第 2 の実施例について、図 6 を用いて説明する。図 6 には、本実施例に係る光制御素子の構造を示す断面図が示されている。

本実施例に係る光制御素子は、光出力層 4 が配置されたガラスからなる基板 1 と、 T F T 8 が形成されたガラスからなる基板 2 とが対向配置され、両基板 1、2 間に液晶 3 が配置されている。

さらに詳しく説明すると、ガラスからなる基板 1 の面上で液晶 3 配置側と反対側に、 I T O 膜からなる透明電極 7 が配置され、さらにこの透明電極 7 上に、発光層 6 である有機 E L 層がストライプ状に設けられ、さらに発光層 6 上にパターンニングされない金属電極 5 が設けられている。上記基板 1 のもう一方の面上には、偏光機能層 1 3（ここでは偏光板が用いられているので、本実施例では以後偏光板 1 3 と記載する）が配置され、該偏光板 1 3 の全面に I T O 膜からなる対向電極 1 1 が設けられている。さらに、該対向電極 1 1 上には、液晶 3 を配向させるための配向膜 1 5 が設けられている。

一方、ガラスからなる基板 2 の液晶 3 配置側の面上には、T F T 8 およびこれら T F T 8 を繋ぐ配線が配置されている。各 T F T 8 は走査電極（ゲート電極） 9 および信号電極（ソース電極）（図 6 には図示されていない）で繋がっている。また、各画素毎に I T O 膜からなる画素電極 1 2 が配置され、さらにその上に配向膜 1 5 が設けられている。また、基板 2 のもう一方側の面上には、偏光板 1 4 が配置されている。

上記液晶 3 の液晶材料としては、T N 型表示用ネマティック液晶が用いられている。尚、走査電極（ゲート電極） 9 もしくは信号電極（ソース電極）（図 6 には図示されていない）のどちらかを光出力層のストライプ配置方向と一致させることが重要であるので、本実施例においては、走査電極（ゲート電極） 9 と光出力層 4 のストライプ配置方向を一致させている。

次に、上記した、図 6 に示されているセル（光制御素子）を作製する具体的な手順について説明する。方法としては、大きく分けて次の 2 つが考えられる。

（１）有機 E L 層を形成した後、T F T 基板を貼り合わせる。

（２）T F T 基板を貼り合わせた後、有機 E L 層を形成する。

以下に、これらの方法を詳しく説明する。尚、T F T 基板とは、基板 2 に T F T 8、ゲート電極 9、ソース電極 1 0、画素電極 1 2、配向膜 1 5 等が形成された基板のことである。

まず、（１）有機 E L 層を形成した後、T F T 基板を貼り合わせる方法について、図 1 0（a）ないし図 1 0（h）、および図 1 1（a）および図 1 1（b）に基づいて説明する。

まず、第 1 の工程としてガラスからなる基板 1（図 1 0（a）参照）

の一方側の面上に、有機EL素子（光出力層4）の駆動用電極（透明電極7）としてITO膜を成膜し、フォトリソ工程によりパターンを形成する（図10（b）参照）。尚、基板1は、視差のない良好な表示を可能とするため、なるべく薄い方がよい。

5 次に、第2の工程として、基板1の他方の面上に偏光板13を形成し（図10（c）参照）、その上に液晶駆動用の対向電極11をITO膜にて形成する（図10（d）参照）。尚、この第2の工程においては、液晶駆動用の対向電極11を形成した後に偏光板13を形成してもよい。

10 次に、第3の工程として、対向電極11上に液晶3を配向させるための配向膜15を成膜し、ラビングを行う（図10（e）参照）。この配向膜15としては、先に形成した偏光板13を考慮して、低温焼成で成膜可能な材料を用いることが好ましい。次に、必要があれば、配向膜15を保護するためのラミネートフィルム18を貼り付ける（図10（f）参照）。

15 次に、第4の工程として、透明電極7上に、発光層6として有機EL層をストライプ状に形成した（図10（g）参照）後、有機EL素子（光出力層4）の駆動用電極の陰極である金属電極5を形成する（図10（h）参照）。更にこの後、発光層6側を封止基板（図示せず）によって覆うことが好ましい。これは、有機ELの劣化を防ぐためである。尚、
20 上記発光層6は、1本毎にRGBに発光する層にて形成されている。

 次に、第5の工程として、TFT基板を貼り合わせる（図11（a）参照）。このとき、配向膜保護用のラミネートフィルム18が貼り付けられている場合は剥がしてから、TFT基板と貼り合わせる。尚、上記第3の工程の説明では、ラミネートフィルム18を貼り付ける前にラビ

ングを行うとしたが、ラミネートフィルム 1 8 を剥がした後にラビング
することも可能である。

第 6 の工程として、その後、偏光板 1 4 を基板 2 上に形成し、基板の
貼り合わせ終了後に液晶 3 として T N 型表示用ネマティック液晶を注入
5 する（図 1 1 （b）参照）。このとき、発光層 6 側が封止基板によって
覆われている場合に真空注入を行なうと、この封止基板が内圧によって
割れる場合がある。このため、液晶材料を注入する場合、液晶の注入口
の逆側から排気を行いながら注入することが好ましい。また、T F T 基
板を貼り合わせる時に、液晶材料を予め滴下しておき、T F T 基板を貼
10 り合わせる、いわゆる滴下注入も有力な手段である。

次に、（2）T F T 基板を貼り合わせた後、有機 E L 層を形成する方
法について、図 1 2 （a）ないし図 1 2 （e）、および図 1 3 （a）な
いし図 1 3 （c）に基づき説明する。

まず、第 1 の工程としてガラスからなる基板 1 （図 1 2 （a）参照）
15 の一方側の面上に、有機 E L 素子（光出力層 4）の駆動用電極（透明電
極 7）として I T O 膜を成膜し、フォトリソ工程によりパターンを形成する
（図 1 2 （b）参照）。尚、基板 1 は、視差のない良好な表示を可能と
するため、なるべく薄い方がよい。

次に、第 2 の工程として、基板 1 の他方の面上に偏光板 1 3 を形成し
20 （図 1 2 （c）参照）、その上に液晶駆動用の対向電極 1 1 を I T O 膜
にて形成する（図 1 2 （d）参照）。尚、この第 2 の工程においては、
液晶駆動用の対向電極 1 1 を形成した後に偏光板 1 3 を形成してもよい。

次に、第 3 の工程として、対向電極 1 1 上に液晶 3 を配向させるため
の配向膜 1 5 を成膜し、ラビングを行う（図 1 2 （e）参照）。この配

向膜 1 5 としては、先に形成した偏光板 1 3 を考慮して、低温焼成で成膜可能な材料を用いることが好ましい。

次に、第 4 の工程として T F T 基板を貼り合わせる（図 1 3 （a）参照）。

5 次に、第 5 の工程として、透明電極 7 上に発光層 6 としての有機 E L 層を形成する（図 1 3 （b）参照）。形成前に、透明電極 7 の洗浄が必要な場合には液晶の注入口をふさぎ、洗浄液が配向膜 1 5 との間に侵入しないようにする必要がある。その後、有機 E L 層を蒸着によって形成する場合には、全体をチャンバーの中に入れて真空にする必要がある。

10 この時、侵入口をふさいだ状態であると、内圧によって基板が割れる可能性がある。このため、注入口をふさいでいる物を取り除く必要がある。有機 E L 層を形成した後、有機 E L 素子（光出力層 4）の駆動用電極の陰極である金属電極 5 を形成する（図 1 3 （b）参照）。更にこの後、発光層 6 側を封止基板（図示せず）によって覆うことが望ましい。これ

15 は、有機 E L 層の劣化を防ぐためである。

最後に第 6 の工程において、基板 2 上に偏光板 1 4 を形成した後、液晶 3 として T N 型表示用ネマティック液晶を注入する（図 1 3 （c）参照）。このとき、発光層 6 側が封止基板によって覆われている場合に真空注入を行なうと、この封止基板が内圧によって割れる場合がある。こ

20 のため、液晶材料を注入する場合、液晶注入口の逆側から排気を行いながら注入することが好ましい。

（実施例 3）

本発明の第 3 の実施例について、図 7 を用いて説明する。図 7 には、本実施例に係る光制御素子の構造を示す断面図が示されている。

本実施例に係る光制御素子は、前記した実施例 2 に係る光制御素子の構成において、偏光機能層 1 3（本実施例では偏光板が用いられているので、本実施例においては以後、偏光板 1 3 と記載する。）と対向電極 1 1 との間に、ガラスからなる基板 2 0 がさらに配置された構成となっている。その他の構成は、実施例 2 に係る光制御素子の構成と同じである。

本実施例に係る光制御素子の製造方法について、以下に説明する。

まず、ガラスからなる基板 1 上に I T O 膜にて透明電極 7 形成し、ストライプ状にパターニングする。その後、発光層 6 として有機 E L 層を形成する。ここで、発光層 6 は、一本毎に R G B に発光する層にて形成されている。さらにその上に、パターニングしない金属電極 5 を形成する。また、ガラス基板 2 0 上の全面に I T O 膜にて対向電極 1 1 を形成し、その後、この対向電極 1 1 上に液晶 3 を配向させる為の配向膜 1 5 を塗布し、ラビングする。

基板 2 上に T F T 8 およびそれらをつなぐ配線が形成される。各 T F T 8 は走査電極（ゲート電極） 9 および信号電極（ソース電極）（図 7 には図示されていない。）で繋がっている。また、各画素には I T O 膜からなる画素電極 1 2 が形成される。

次に、上記のように作製した基板 2 とガラス基板 2 0 とを貼り合わせ、その間に T N 型表示用ネマティック液晶を注入し、周辺を封止する。ガラス基板 2 0 上で、且つ液晶 3 とは反対の面側に偏光板 1 3 を形成し、さらに、この偏光板 1 3 上に基板 1 を貼り合わせる。ここで、走査電極（ゲート電極） 9 もしくは信号電極（ソース電極）（図 7 には図示されていない。）のどちらかを光出力層 4 のストライプ配置方向と一致させ

ることが重要である。本実施例 3 においては、走査電極（ゲート電極）9 と光出力層 4 のストライプ配置方向を一致させている。

（実施例 4）

本発明の第 4 の実施例として、図 1（a）、図 1（b）に示されている光制御素子を、図 4 に示されているようなインパルス型の表示方法にて駆動する場合について説明する。

本実施例における駆動方法は、ゲート電極（走査電極 G 1, G 2, G 3, . . .）より順次信号を送り、ゲートを ON する。これに同期させてソース電極（信号電極 S 1, S 2, S 3, . . .）より画素の求める表示状態に応じたデータ信号をソース電極より送ってマトリクス表示する。画素に印加される電圧の例を画素（G 1 - S 1, G 2 - S 1, . . .）について示す。画素に印加される電圧に応じて光透過量が制御される。尚、図 4 に示す表示方法においては、T F T 8 が n 本のゲート電極を持つものとして描かれている。電極より信号を送って表示内容を液晶部分に送っている間は光出力層 4 は光らせないで置く。そして、液晶部分が表示内容に対応した状態になった後（信号に対して液晶が十分に回答しきった後）に、光出力層 4 から発光させる。このようにすると、インパルス型の表示が実現する。

（実施例 5）

本発明の第 5 の実施例として、図 1（a）、図 1（b）に示されている光制御素子を、図 5 に示されているような、光出力層 4 の発光期間を変えるインパルス型の表示方法にて駆動する場合について説明する。

ゲート電極（走査電極 G 1, G 2, G 3, . . .）より信号を送り、ゲートを ON する。これに同期させて画素の求める表示状態に応じたデ

ータ信号をソース電極（信号電極 S 1, S 2, S 3, . . .）より送ってマトリクス表示する。画素に印加される電圧の例を画素（G 1 - S 1, G 2 - S 1, . . .）について示す。画素に印加される電圧に応じて光透過量が制御される。ゲートを OFF して一定時間後に、発光層 6 から光を出力する（図 5 中、OP 1 と示す）。すなわち、各ゲート線について、ゲート信号を OFF して、液晶 3 が十分この電圧に応答した後、そのゲート線に対応した発光層 6 を発光させる。このように、駆動することにより、図 5 のようにインパルス型の表示が実現する。

ここでは、前記光出力層 4 のストライプ配置方向を、走査信号を印加する電極（ゲート電極 9）の方向と一致させている。液晶表示部分の表示内容は、走査信号に対応して表示され、走査のタイミングを、RGB を構成する走査線毎に異ならせている。それに対応して発光層 6 のタイミングも変化するわけである。

（実施例 6）

本発明の第 6 の実施例として、前記実施例 5 における光出力層 4 の発光タイミングと発光タイミングを異ならせた駆動方法について、以下に説明する。本駆動方法における光出力層 4 の発光タイミングは、図 5 中に OP 2 として示すように、光出力層 4 が RGB の繰り返しになっており、RGB の 3 本をまとめて、1 組にして発光させるものである。そして、1 組の RGB では、各ラインともに発光時間を等しくし、次のゲートの ON より前に消光させる。さらに、RGB の 3 本で 1 組の表示単位になるため、その発光期間を同一にし、発光・消光させる場合に、3 本まとめて信号を送り、制御することが可能である。

このように構成することにより、発光層 4 を制御するための IC ドラ

イバー数を減らすことが可能となり、線順次駆動型のインパルス表示を行うことができる。

さらに、3本より多い数をまとめて制御することも可能である。多数をまとめて駆動するほど、電極および発光層パターンがラフになって表示装置が作り易くなり、制御するためのIC数を少なくすることができるといったメリットが生じることとなる。

(実施例7)

次に、光出力層4について、図1(a)、図1(b)に示す構成とは別の構成を具備する第7の実施例を、図2(a)、図2(b)を用いて説明する。

ガラスからなる基板1に、光出力層として光導波路16を形成し、表示部の構成範囲外に光導波路16と光学的に結合した光源17を配置する。本実施例においては、光源17の発光層6として有機ELを用いた例を示している。

次に、配向膜(図2(a)、図2(b)では省略)を形成し、その配向膜をラビングし、該配向膜上に二色性色素を混合した反応性液晶高分子を塗布する。これによって反応性液晶高分子および混入された二色性色素が一方向に配列する。つぎに光照射によって高分子を重合させることにより、高分子が一方向に配列した状態が固定され、偏光機能層13(本実施例では偏光板が用いられているので、本実施例においては以後偏光板13と記載する。)になる。さらにこの偏光板13上に、ITO膜にて対向電極11を形成し、所定の形状にパターニングする。さらに配向膜15を塗布し、ラビングする。

一方、基板2上にITO膜をパターニングして画素電極12を形成す

る。次に、上記で作製した基板 1 および基板 2 を貼り合わせ、液晶 3 として反強誘電性液晶を注入する。ここで、走査電極（ゲート電極）もしくは信号電極（ソース電極）（両電極は図 2 には図示されていない）のどちらかを、光出力層として機能する光導波路 16 のストライプ配置方向と一致させることが重要である。本実施例においては、走査電極（ゲート電極）と光導波路 16 のストライプ配置方向とを一致させている。

本発明に係る光制御素子は、以上のように、少なくとも 1 つの光出力層が配置された第 1 の基板と光透過機能を有する第 2 の基板とを対向させ、該第 1 の基板と第 2 の基板との間に液晶を挟持し、該第 1 の基板および第 2 の基板のいずれかに複数の走査信号を印加する電極が形成され、該第 1 の基板および第 2 の基板のいずれかに複数の信号電極を印加する電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該配置方向が走査信号を印加する電極の方向と一致している。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する電極に対応する光出力層毎に発光のタイミングを変化させることも可能となり、インパルス型表示を実現することができる。

また、光出力層が組み込まれているため、薄型化を実現することができる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えば R G B の光を出力させることにより、カラーフィルタを用いるこ

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

5 以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明に係る光制御素子は、少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、前記第1の基板および第10 2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電極を印加するソース電極が形成され、前記光出力層がストライプ状に配置され、該配置方向がゲート電極の方向と一致している構成とするこ
15 とも可能である。

上記の構成によれば、光出力層が走査信号を印加するゲート電極の方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを変化させる
20 ことも可能となり、インパルス型表示を実現することができる。

また、光出力層が組み込まれているため、薄型化を実現することもできる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばRGBの光を出力させることにより、カラーフィルタを用いるこ

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

5 以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

さらに、本発明の光制御素子は、上記アクティブ素子が上記第2の基板上に形成されることが好ましい。

10 例えばTFT等のアクティブ素子を作製する場合、そのプロセス温度は高い。従って、上記のように、光出力層が配置された第1の基板ではなく第2の基板にアクティブ素子を形成することにより、熱プロセスによる問題が発生しにくくなる。さらに、光出力層やアクティブ素子の歩留りは100%になりにくいことから、両者を同一の基板に作製すると歩留りが低下してしまう。そこで、上記構成のように、それぞれを第1
15 の基板と第2の基板とに分けて配置することで、歩留りの低下を抑制することもできる。

また、本発明の光制御装置は、上記第1の基板に偏光機能を有する層が形成されていることが好ましい。この構成により、例えばアクティブ素子が第2の基板に作製された場合の、熱プロセスによる問題の発生を
20 抑制することができる。

さらに、本発明の光制御素子は、前記第1の基板上に形成された光出力層が、有機EL、無機EL、およびFEDの発光体のうち少なくとも1種類以上からなる発光層により構成されており、第1の基板上に、第1の電極膜、上記発光層、および第2の電極膜がこの順に形成され、該

第 1 の電極膜と第 2 の電極膜間に電圧が印加されることにより、上記発
光層が発光することが好ましい。

上記の構成のような発光層は厚さを薄く形成できるので、光制御素子
全体の厚さを低減させることが可能となる。

5 さらに、本発明の光制御素子は、前記第 1 の基板上に形成される光出
力層が、光導波路と、該光導波路に結合されかつ非表示部領域に配置さ
れた光源との組み合わせにより構成されることが好ましい。

10 上記の構成により、発光部分（光源）を基板の一部分に設け、そこか
ら発光した光を光導波路によってストライプ状に形成された出力部分へ
と導くことができるため、さらなる軽量化を実現することができる。

 また、本発明の光制御素子の駆動方法は、上記記載の光制御素子にお
いて、光出力層の発光時間が、各表示フレーム時間の 5 % 以上 7 0 % 以
下であることが好ましい。

15 上記方法のように、光出力層から発光される時間を上記のように限定
することにより、インパルス型表示としての特徴を保って輪郭ボケや尾
引きのない高品位の動画表示を実現し、且つ表示の輝度を高く保つこと
ができる。

 さらに、光出力層の発光時間が、各表示フレーム時間の 1 5 % 以上 4
0 % 以下であることがより好ましい。

20 光出力層から発光される時間をさらに上記のように限定することによ
り、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高
品位の動画表示を確実に実現し、且つ表示の輝度を確実に高く保つこと
ができる。

 また、本発明の光制御素子の駆動方法は、上記記載の光制御素子の駆

動方法において、各走査線に走査信号を送った後一定時間後に光出力層から光出力し、該光出力を次に走査信号が送られるまでに終了するようにすることもできる。

上記の方法によれば、光出力層の走査を、走査線毎に印加される走査信号に対応させて行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができる。これにより、インパルス型表示を実現することが可能となる。

さらに、本発明の光制御素子の駆動方法としては、異なる波長の光出力層を複数本まとめて同時に発光させる方法が好ましい。

上記の方法により、制御するための I C の数を少なくすることができる。

さらに、本発明の光制御素子の駆動方法は、配置された光出力の波長が隣り合う光出力層で互いに異なることが好ましく、さらには、その光出力層の色が R、G、B のいずれかで、これらが周期的に繰り返されることが好ましい。

尚、発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求の範囲内で、いろいろと変更して実施することができるものである。

産業上の利用可能性

以上のように、本発明に係る光制御素子およびその駆動方法によれば、有機 E L と液晶とを組み合わせたディスプレイにおいてインパルス型表

示を実現できるので、動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位が向上した製品の提供が可能となる。

また、光出力層が組み込まれているので、バックライト等の光源を別途設ける構成よりも薄型化、軽量化、低消費電力化される。さらに、ストライプ状に配置された光出力層毎に波長の異なる光を出力させることにより、カラーフィルタが不要となるため、さらなる低消費電力化が実現されたディスプレイを実現できる。

請 求 の 範 囲

1. 少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、該第1の基板および第2の基板のいずれかに複数の走査信号を印加する電極が形成され、該第1の基板および第2の基板のいずれかに複数の信号電極を印加する電極が形成された光制御素子において、

前記光出力層がストライプ状に配置され、該配置方向が走査信号を印加する電極の方向と一致していることを特徴とする光制御素子。

2. 少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、

前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電極を印加するソース電極が形成され、

前記光出力層がストライプ状に配置され、該配置方向がゲート電極の方向と一致していることを特徴とする光制御素子。

3. 上記アクティブ素子が、上記第2の基板上に形成されていることを特徴とする請求項2に記載の光制御素子。

4. 上記第1の基板に、偏光機能を有する層が形成されたことを特徴とする請求項1ないし3の何れか1つに記載の光制御素子。

5. 前記第1の基板上に形成された光出力層は、有機EL、無機EL、およびFEDの発光体のうち少なくとも1種類以上からなる発光層によ

り構成されており、

第 1 の基板上に、第 1 の電極膜、上記発光層、および第 2 の電極膜がこの順に形成され、該第 1 の電極膜と第 2 の電極膜間に電圧が印加されることにより、上記発光層が発光することを特徴とする請求項 1 ないし 3 の何れか 1 つに記載の光制御素子。

6. 前記第 1 の基板上に形成された光出力層は、有機 EL、無機 EL、および FED の発光体のうち少なくとも 1 種類以上からなる発光層により構成されており、

第 1 の基板上に、第 1 の電極膜、上記発光層、および第 2 の電極膜がこの順に形成され、該第 1 の電極膜と第 2 の電極膜間に電圧が印加されることにより、上記発光層が発光することを特徴とする請求項 4 に記載の光制御素子。

7. 前記第 1 の基板上に形成される光出力層が、光導波路と、該光導波路に結合されかつ非表示部領域に配置された光源との組み合わせにより構成されることを特徴とする請求項 1 ないし 3 の何れか 1 つに記載の光制御素子。

8. 前記第 1 の基板上に形成される光出力層が、光導波路と、該光導波路に結合されかつ非表示部領域に配置された光源との組み合わせにより構成されることを特徴とする請求項 4 に記載の光制御素子。

9. 1 つの光出力層から出力される光のスペクトルが、該光出力層の場所に応じ、周期的に異なることを特徴とする請求項 1 に記載の光制御素子。

10. 一つの光出力層から出力される光のスペクトルが、各画素毎に、周期的に異なることを特徴とする請求項 9 に記載の光制御素子。

1 1. 請求項 1 または 2 に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の 5 % 以上 7 0 % 以下であることを特徴とする光制御素子の駆動方法。

5 1 2. 請求項 1 または 2 に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の 1 5 % 以上 4 0 % 以下であることを特徴とする光制御素子の駆動方法。

1 3. 請求項 1 または 2 に記載の光制御素子において、各走査線に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに前記光出力が終了することを特徴とする光制御素子の駆動方法。

1 4. 請求項 1 または 2 の何れか 1 つに記載の光制御素子において、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の光出力層を複数本まとめて同時に発光させることを特徴とする光制御素子の駆動方法。

1 5. 複数個の光出力層の色が R、G、B のいずれかによって構成され、該 R、B、G の色が周期的に繰り返されることを特徴とする請求項 1 4 に記載の光制御素子の駆動方法。

THIS PAGE BLANK (USPTO)

1 / 1 4

図 1 (a)

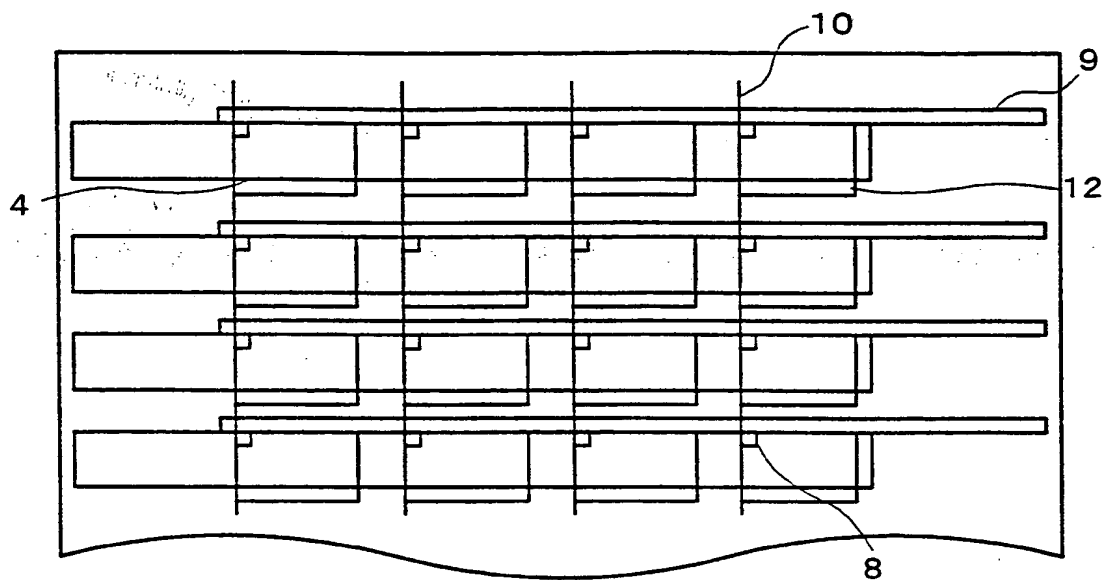
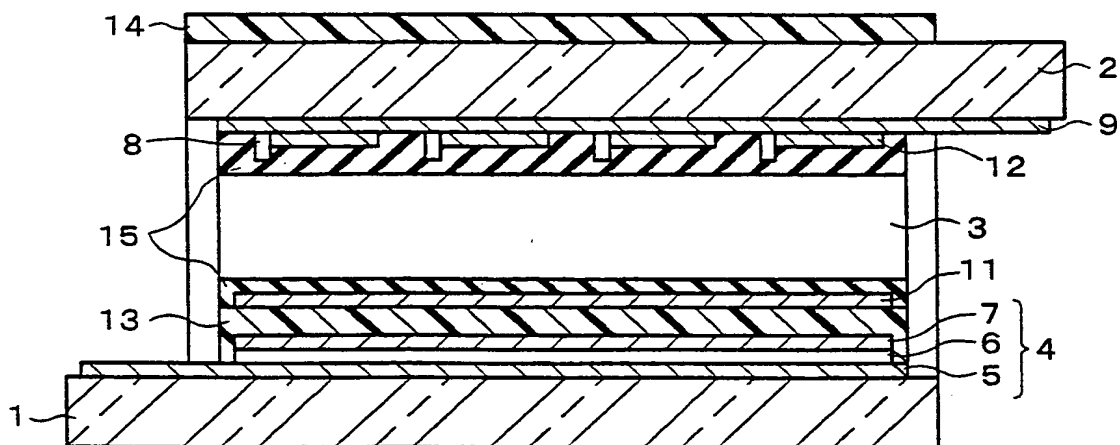


図 1 (b)



THIS PAGE BLANK (USPTO)

2 / 1 4

図 2 (a)

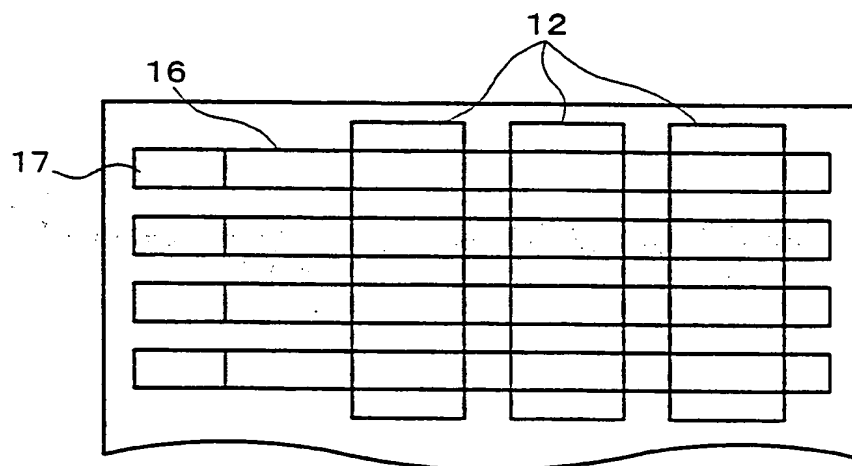
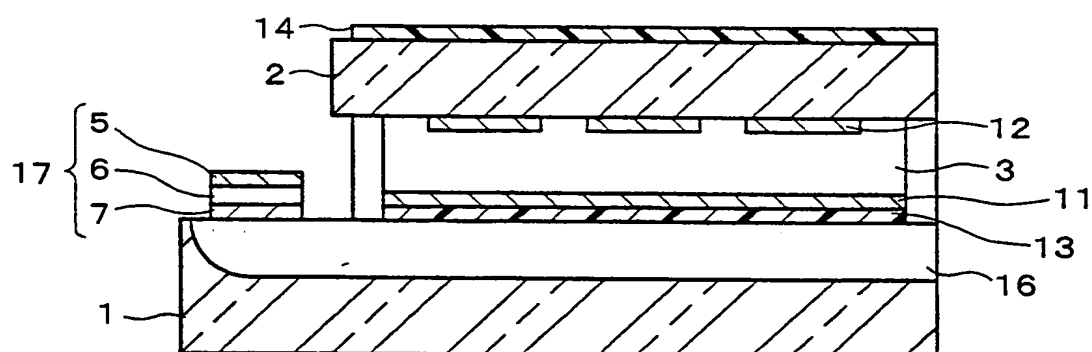


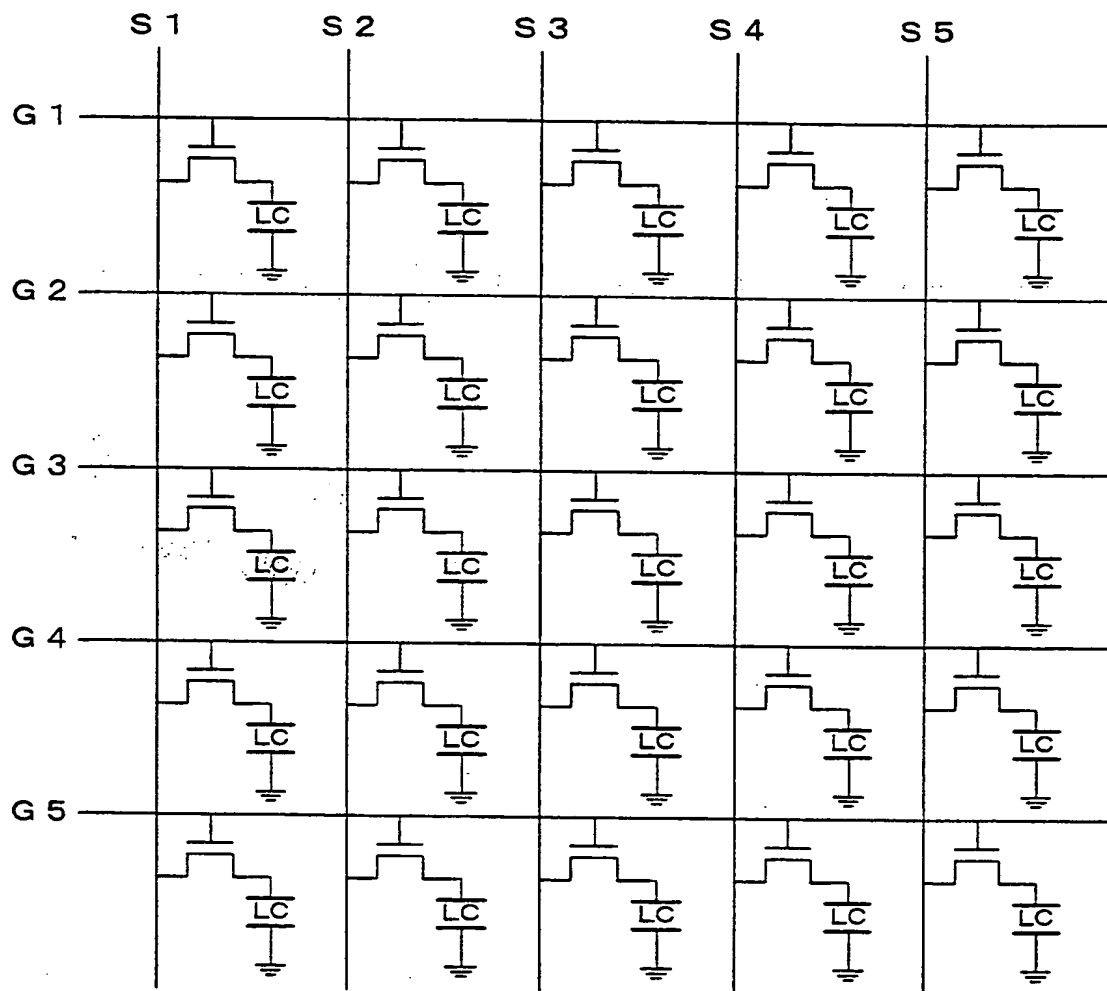
図 2 (b)



THIS PAGE BLANK (USPTO)

3 / 1 4

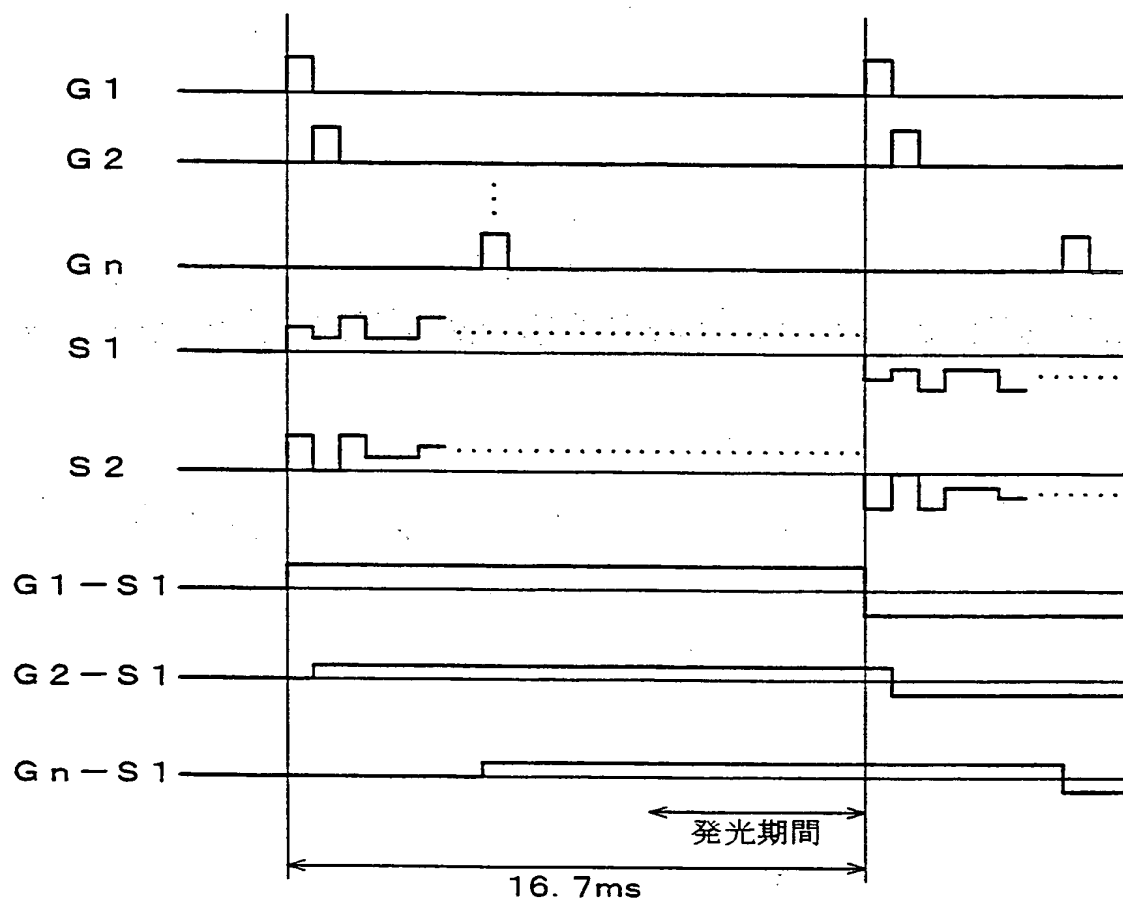
図 3



THIS PAGE BLANK (USPTO)

4 / 14

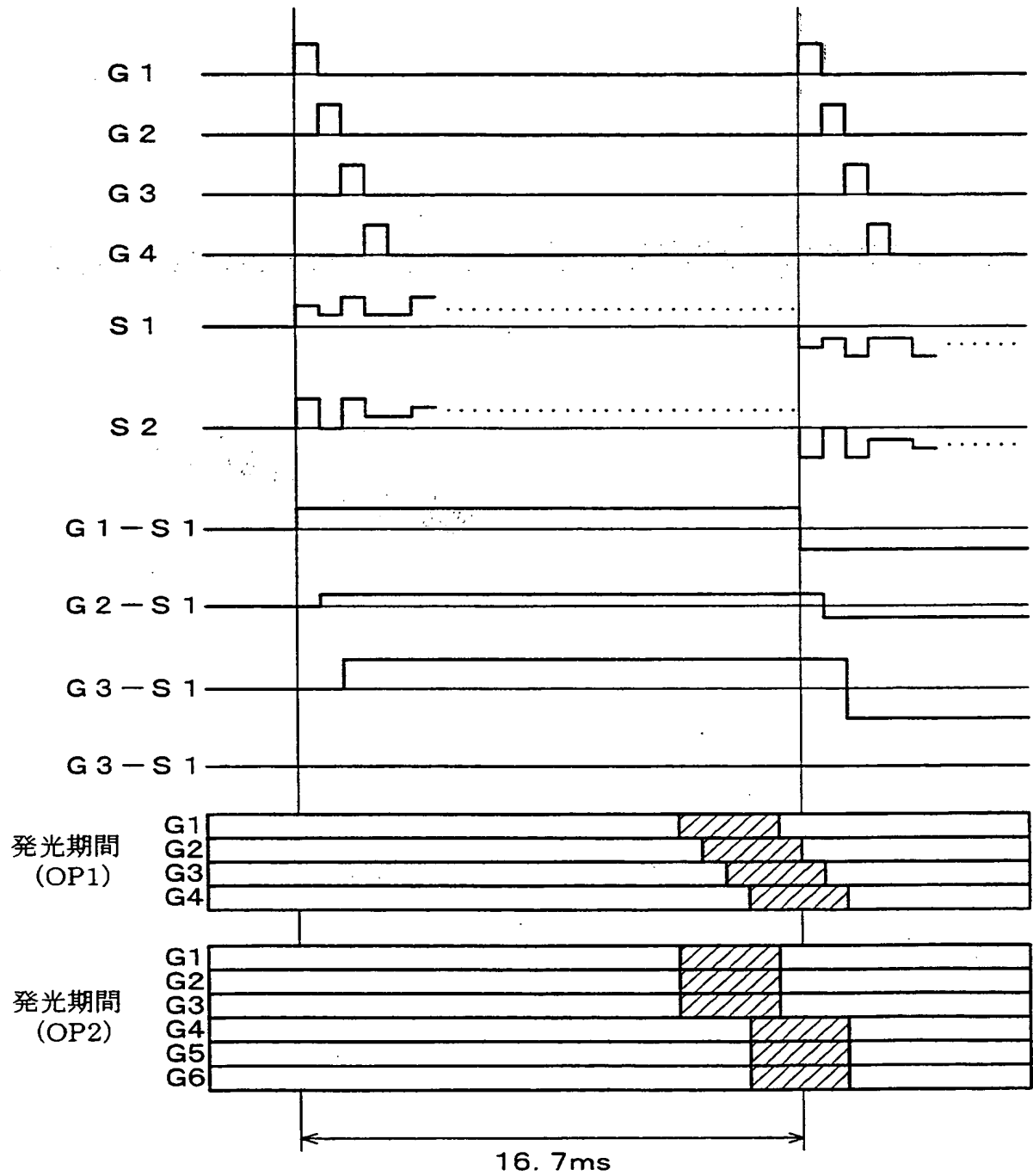
図 4



THIS PAGE BLANK (USPTO)

5 / 14

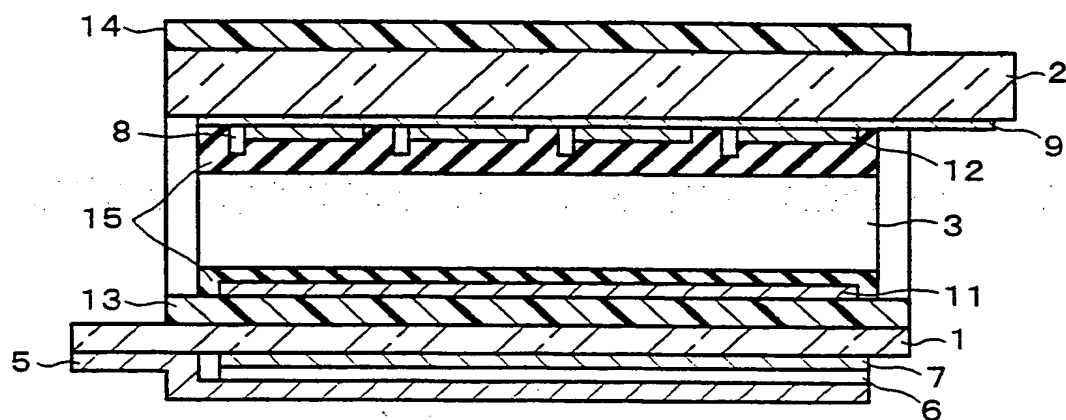
図 5



THIS PAGE BLANK (USPTO)

6 / 1 4

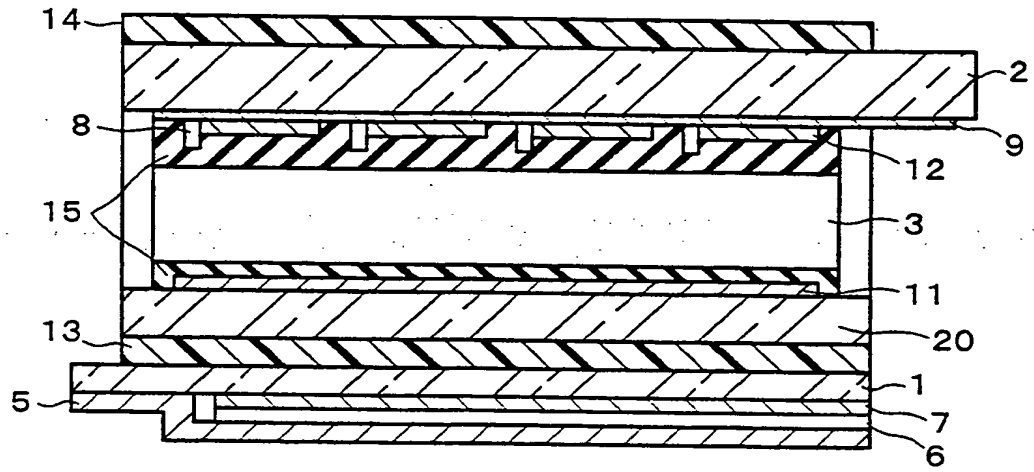
図 6



THIS PAGE BLANK (USPTO)

7 / 1 4

図 7



THIS PAGE BLANK (USPTO)

8 / 14

図 8 (a)

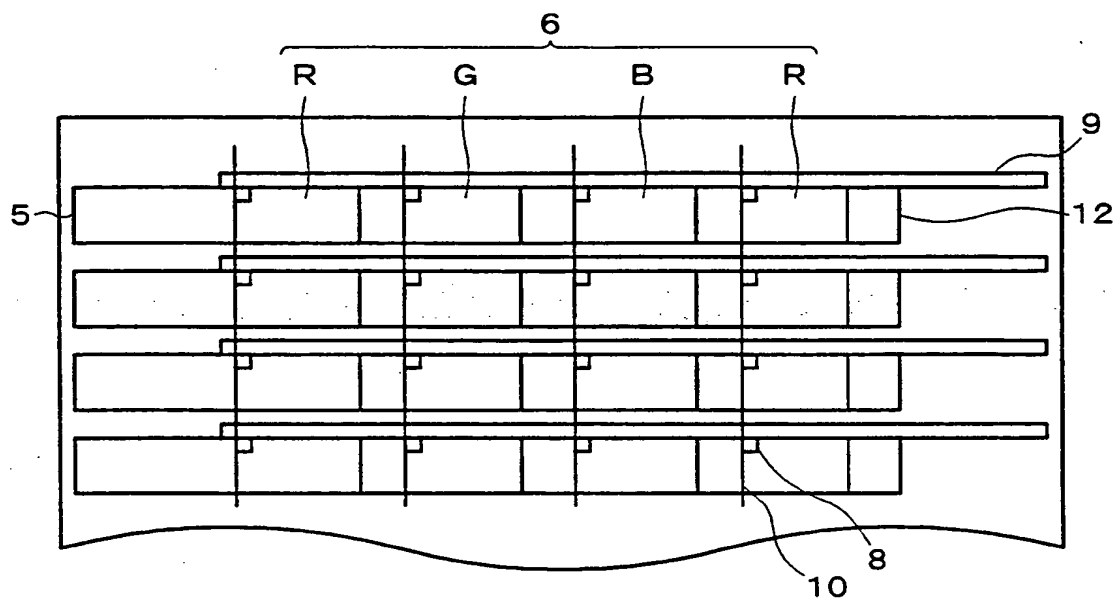
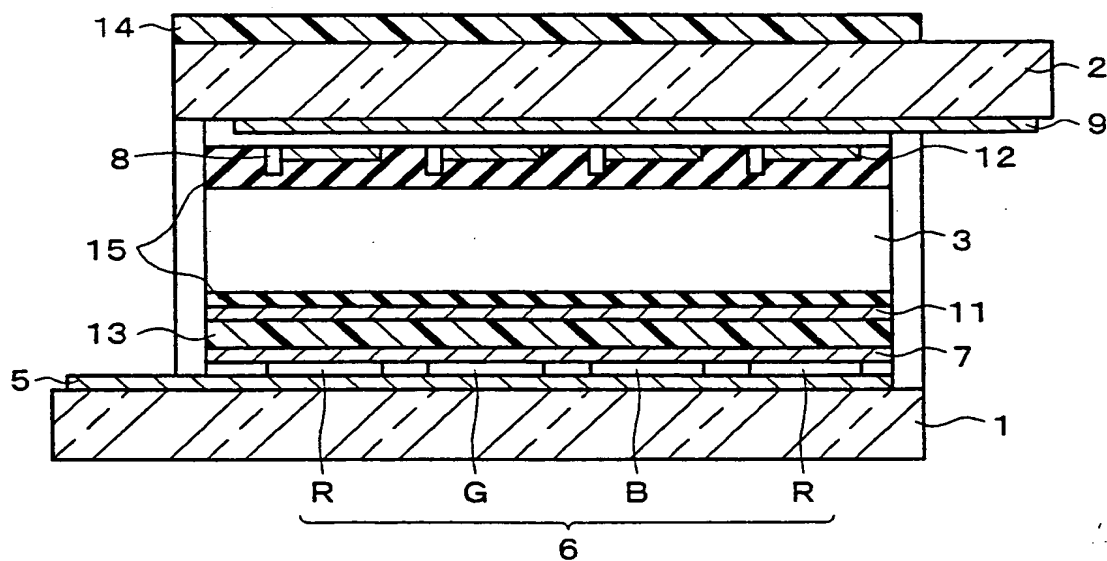


図 8 (b)



THIS PAGE BLANK (USPTO)

9 / 1 4

図 9 (a)

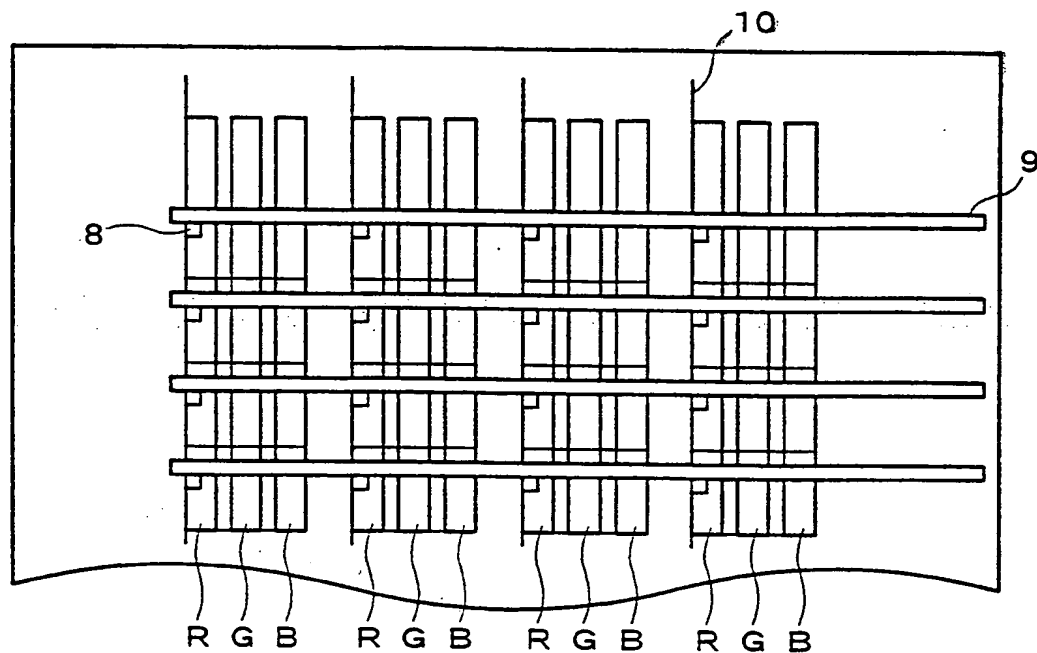
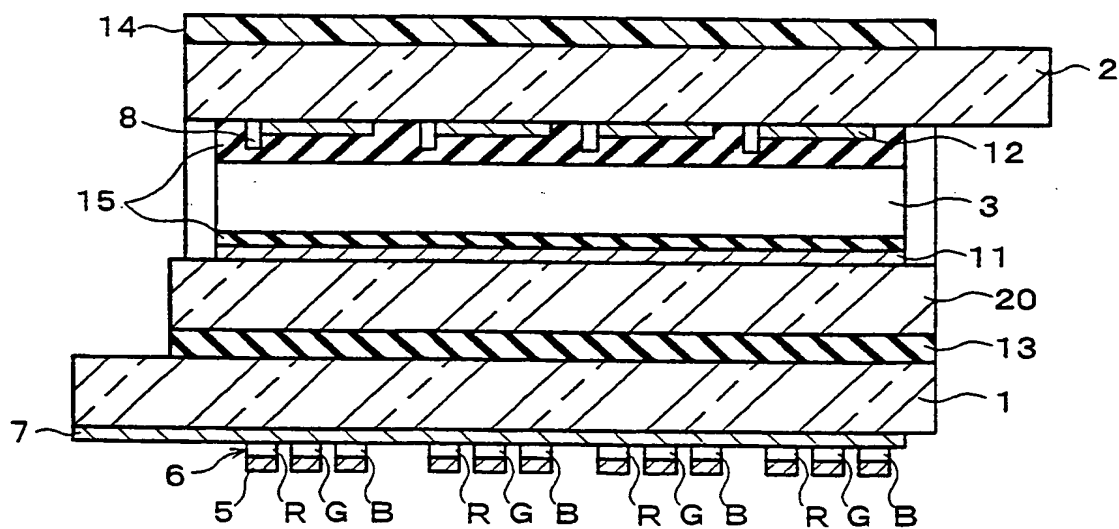


図 9 (b)



THIS PAGE BLANK (USPTO)

10/14

図10(a)

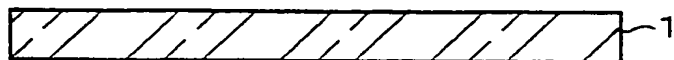


図10(b)



図10(c)



図10(d)

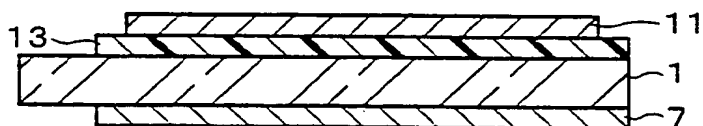


図10(e)

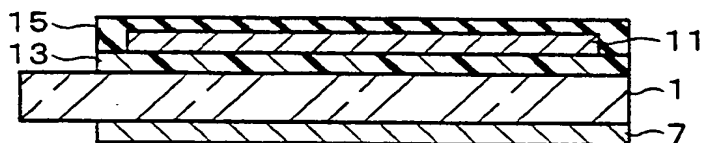


図10(f)

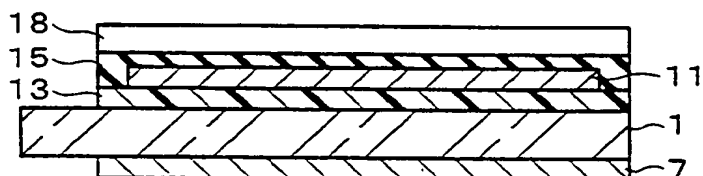


図10(g)

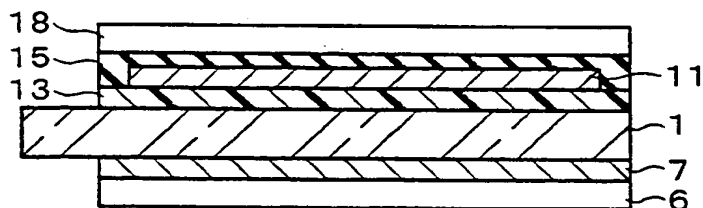
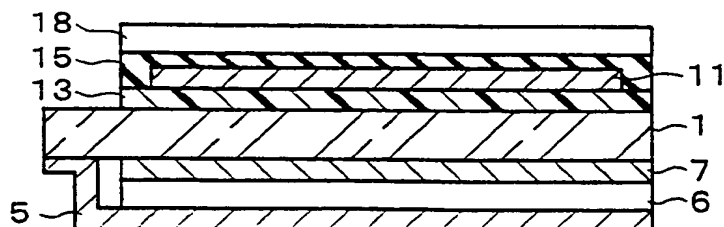


図10(h)



THIS PAGE BLANK (USPTO)

11 / 14

図 11 (a)

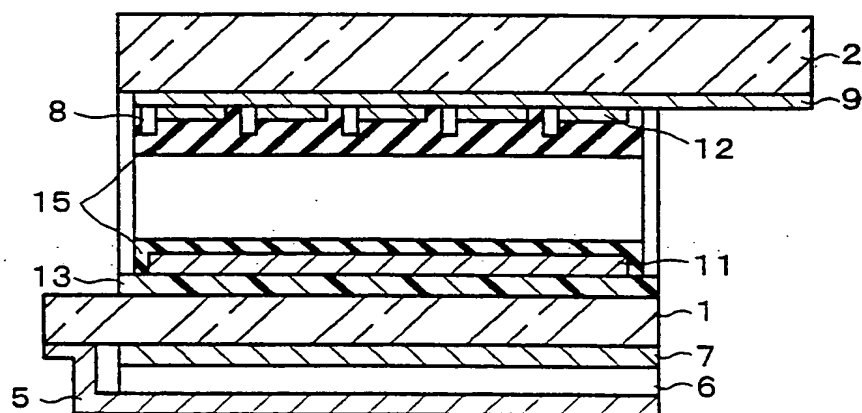
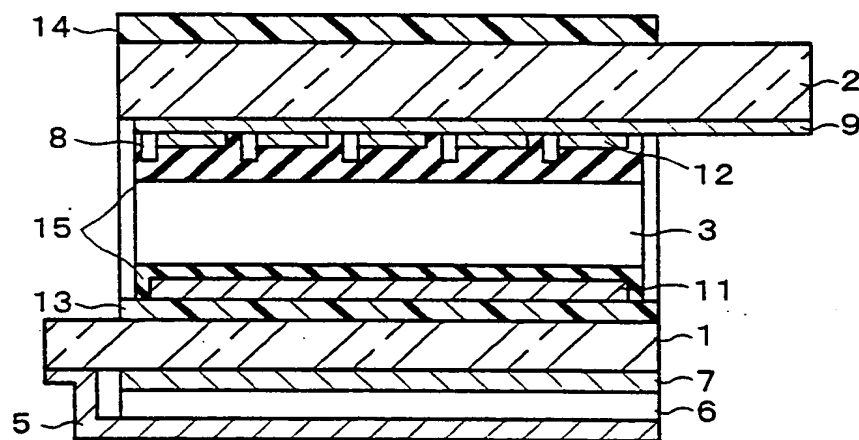


図 11 (b)



THIS PAGE BLANK (USPTO)

12/14

図 12 (a)

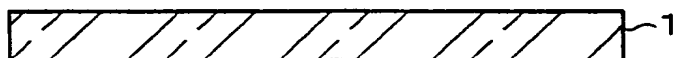


図 12 (b)



図 12 (c)



図 12 (d)

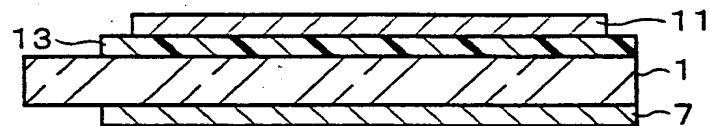
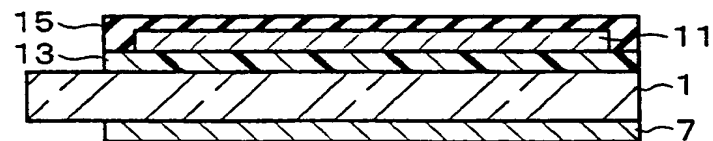


図 12 (e)



THIS PAGE BLANK (USPTO)

13/14

図 13 (a)

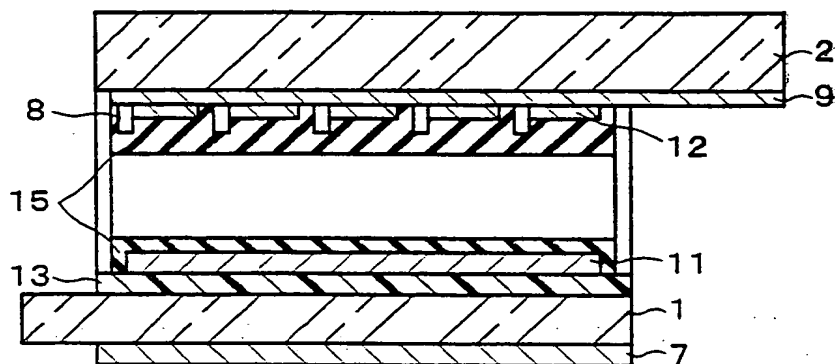


図 13 (b)

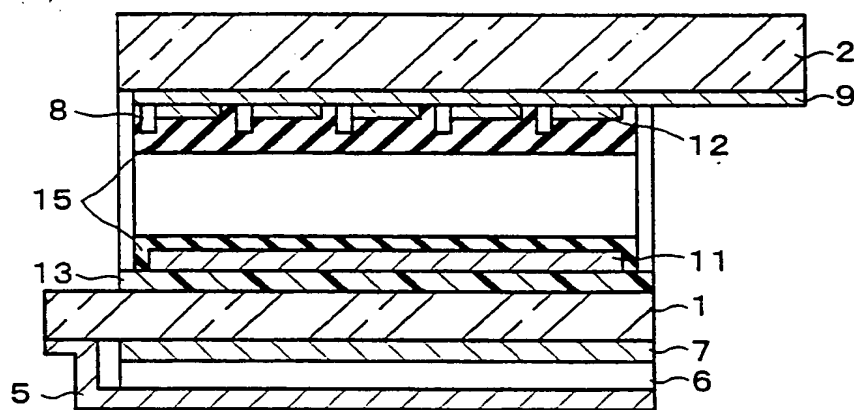
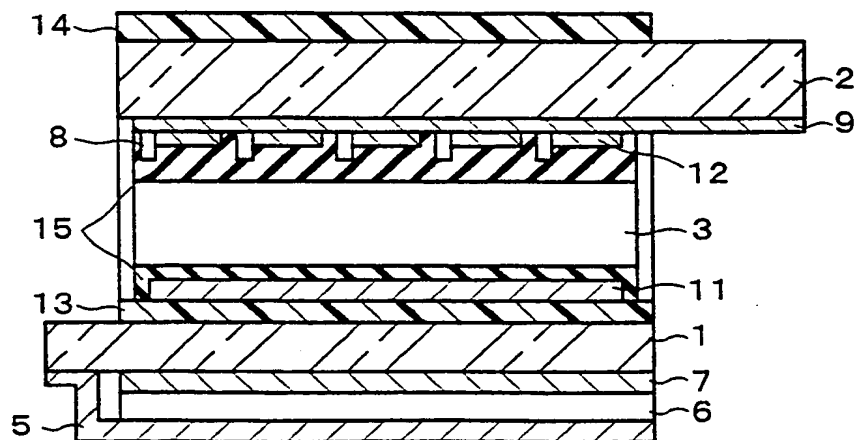


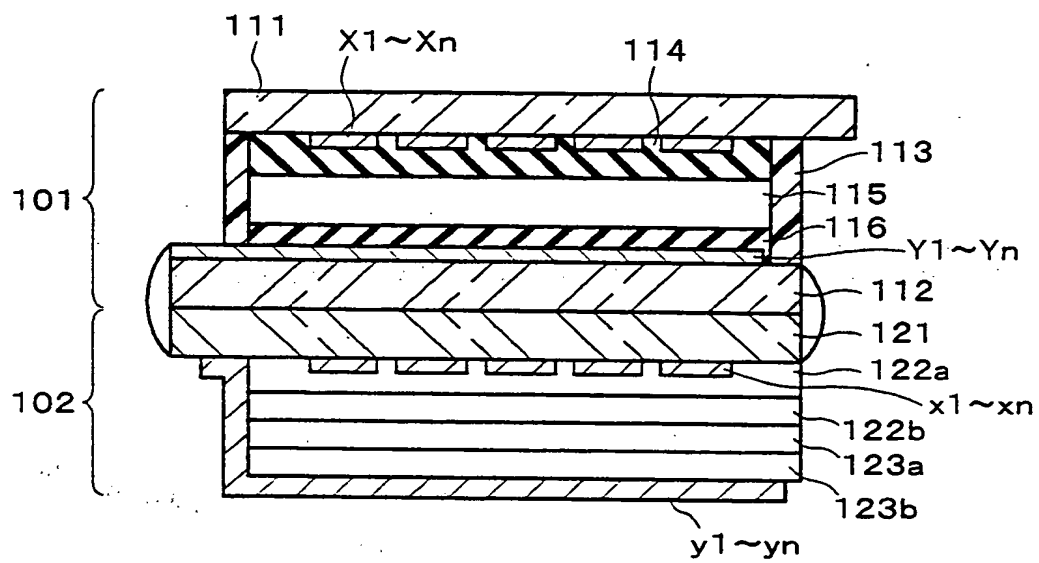
図 13 (c)



THIS PAGE BLANK (USPTO)

14/14

図 14



THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/01687

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G02F 1/1335
G02F 1/133 535

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G02F 1/1335
G02F 1/133 535

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-2000
Kokai Jitsuyo Shinan Koho 1971-1995

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y /	JP, 62-35325, A (Canon Inc.), 16 February, 1987 (16.02.87), page 2, upper left column, lines 5 to 12; page 2, lower left column, line 19 to lower right column, line 9, page 2, lower right column, line 16 to page 3, upper left column, line 8; page 3, lower left column, line 1 to page 4, upper left column, line 19; Figs. 1, 4, 9 (Family: none)	1-15
Y /	JP, 6-222360, A (SEIKO EPSON CORPORATION), 12 August, 1994 (12.08.94), page 2, right column, line 44 to page 3, left column, line 13; page 3, right column, line 16 to page 4, left column, line 3; Figs. 1, 5, 8 (Family: none)	1-15
Y /	JP, 10-186310, A (Canon Inc.), 14 July, 1998 (14.07.98), page 2, right column, line 41 to page 3, left column, line 49; Figs. 1 to 4 (Family: none)	1-15
Y /	JP, 6-186561, A (Nippon Motorola Ltd.) 08 July, 1994 (08.07.94),	1-8, 10-15

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
04 April, 2000 (04.04.00)

Date of mailing of the international search report
18 April, 2000 (18.04.00)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/01687

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	page 3, left column, line 16 to page 3, right column, line 3; Figs. 1, 2 (Family: none)	
Y	JP, 2-111922, A (Fujitsu Limited), 24 April, 1990 (24.04.90), page 3, upper right column, line 11 to page 3, lower right column, line 7; page 3, lower right column, line 17 to page 4, upper left column, line 4; Fig.2(a), (b); Fig. 3 (Family: none)	7,8
Y	JP, 11-64820, A (NEC Corporation), 05 March, 1999 (05.03.99), page 2, right column, line 34 to page 3, left column, line 3; Fig. 5 (Family: none)	10

THIS PAGE BLANK

国際調査報告

国際出願番号 PCT/JPO0/01687

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G02F 1/1335
G02F 1/133 535

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G02F 1/1335
G02F 1/133 535

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-2000年
日本国公開実用新案公報 1971-1995年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 62-35325, A (キヤノン株式会社), 16. 2月. 1987 (16. 02. 87), 第2頁左上欄第5~12行, 同頁左下欄第19行~右下欄第9行, 同頁右下欄第16行~第3頁左上欄第8行, 同頁左下欄第1行~第4頁左上欄第19行, 第1図, 第4図, 第9図 (ファミリーなし)	1-15
Y	J P, 6-222360, A (セイコーエプソン株式会社), 12. 8月. 1994 (12. 08. 94), 第2頁右欄第44行~第3頁左欄第13行, 第3頁右欄第16行~第4頁左欄第3行, 第1図, 第5図, 第8図 (ファミリーなし)	1-15
Y	J P, 10-186310, A (キヤノン株式会社), 14. 7	1-15

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

04. 04. 00

国際調査報告の発送日

18.04.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉野 公夫

2X

8106

電話番号 03-3581-1101 内線 3293

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	月. 1998 (14. 07. 98), 第2頁右欄第41行~第3頁左欄第49行, 第1-4図 (ファミリーなし)	
Y	JP, 6-186561, A (日本モトローラ株式会社), 8. 7月. 1994 (08. 07. 94), 第3頁左欄第16行~同頁右欄第3行, 第1図, 第2図 (ファミリーなし)	1-8, 10-15
Y	JP, 2-111922, A (富士通株式会社), 24. 4月. 1990 (24. 04. 90), 第3頁右上欄第11行~同頁右下欄第7行, 同頁右下欄第17行~第4頁左上欄第4行, 第2図 (a), (b), 第3図 (ファミリーなし)	7, 8
Y	JP, 11-64820, A (日本電気株式会社), 5. 3月. 1999 (05. 03. 99), 第2頁右欄第34行~第3頁左欄第3行, 第5図 (ファミリーなし)	10

特許協力条約に基づく国際出願願書

99R00636

原本（出願用） - 印刷日時 2000年03月16日（16. 03. 2000） 木曜日 11時17分17秒

0	受理官庁記入欄	
0-1	国際出願番号.	
0-2	国際出願日	
0-3	(受付印)	
0-4	様式-PCT/R0/101 この特許協力条約に基づく国際出願願書は、 右記によって作成された。	PCT-EASY Version 2.90 (updated 08. 03. 2000)
0-5	申立て 出願人は、この国際出願が特許協力条約に従って処理されることを請求する。	
0-6	出願人によって指定された受理官庁	日本国特許庁 (R0/JP)
0-7	出願人又は代理人の書類記号	99R00636
I	発明の名称	光制御素子及びその駆動方法
II	出願人	
II-1	この欄に記載した者は	出願人である (applicant only)
II-2	右の指定国についての出願人である。	米国を除くすべての指定国 (all designated States except US)
II-4ja	名称	シャープ株式会社
II-4en	Name	SHARP KABUSHIKI KAISHA
II-5ja	あて名:	545-8522 日本国 大阪府 大阪市 阿倍野区長池町 2 2 - 2 2
II-5en	Address:	22-22, Nagaike-cho, Abeno-ku, Osaka-shi, Osaka 545-8522 Japan
II-6	国籍 (国名)	日本国 JP
II-7	住所 (国名)	日本国 JP
II-8	電話番号	06-6621-1221
II-9	ファクシミリ番号	06-6606-5827
III-1	その他の出願人又は発明者	
III-1-1	この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-1-2	右の指定国についての出願人である。	米国のみ (US only)
III-1-4ja	氏名 (姓名)	向殿 充浩
III-1-4en	Name (LAST, First)	KODEN, Mitsuhiro
III-1-5ja	あて名:	277-0827 日本国 千葉県 柏市 松葉町 3 - 1 5 - 4 - 5 0 1
III-1-5en	Address:	3-15-4-501, Matsuba-cho, Kashiwa-shi, Chiba 277-0827 Japan
III-1-6	国籍 (国名)	日本国 JP
III-1-7	住所 (国名)	日本国 JP

THIS PAGE BLANK (USPTO)

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2000年03月16日（16.03.2000）木曜日 11時17分17秒

99R00636

III-2 III-2-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor) 米国のみ (US only)
III-2-2	右の指定国についての出願人である。	
III-2-4ja III-2-4en III-2-5ja	氏名(姓名) Name (LAST, First) あて名:	加邊 正章 KABE, Masaaki 277-0872 日本国 千葉県 柏市 十余二 287-259-401
III-2-5en	Address:	287-259-401, Toyofuta, Kashiwa-shi, Chiba 277-0872 Japan
III-2-6	国籍 (国名)	日本国 JP
III-2-7	住所 (国名)	日本国 JP
IV-1	代理人又は共通の代表者、通知のあて名 下記の者は国際機関において右記のごとく出願人のために行動する。	代理人 (agent)
IV-1-1ja IV-1-1en IV-1-2ja	氏名(姓名) Name (LAST, First) あて名:	原 謙三 HARA, Kenzo 530-0041 日本国 大阪府 大阪市 北区天神橋2丁目北2番6号 大和南森町ビル 原謙三国際特許事務所
IV-1-2en	Address:	HARAKENZO PATENT LAW FIRM Daiwa Minamimorimachi Building, 2-6, Tenjinbashi 2-chome Kita, Kita-ku, Osaka-shi, Osaka 530-0041 Japan
IV-1-3 IV-1-4 IV-1-5	電話番号 ファクシミリ番号 電子メール	06-6351-4384 06-6351-5664 kenzopat@mars.dti.ne.jp
V	国の指定	
V-1	広域特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	EP: AT BE CH&LI CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE 及びヨーロッパ特許条約と特許協力条約の締約国である他の国
V-2	国内特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	CN KR US

THIS PAGE BLANK (USPTO)

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2000年03月16日（16. 03. 2000）木曜日 11時17分17秒

99R00636

V-5	指定の確認の宣言 出願人は、上記の指定に加えて、規則4.9(b)の規定に基づき、特許協力条約のもとで認められる他の全ての国の指定を行う。ただし、V-6欄に示した国の指定を除く。出願人は、これらの追加される指定が確認を条件としていること、並びに優先日から15月が経過する前にその確認がなされない指定は、この期間の経過時に、出願人によって取り下げられたものとみなされることを宣言する。	
V-6	指定の確認から除かれる国	なし (NONE)
VI-1	先の国内出願に基づく優先権主張	
VI-1-1	先の出願日	1999年03月31日 (31. 03. 1999)
VI-1-2	先の出願番号	特願平11-090522
VI-1-3	国名	日本国 JP
VI-2	先の国内出願に基づく優先権主張	
VI-2-1	先の出願日	2000年02月01日 (01. 02. 2000)
VI-2-2	先の出願番号	特願2000-024406
VI-2-3	国名	日本国 JP
VII-1	特定された国際調査機関 (ISA)	日本国特許庁 (ISA/JP)
VIII	照合欄	用紙の枚数
VIII-1	願書	4
VIII-2	明細書	34
VIII-3	請求の範囲	3
VIII-4	要約	1
VIII-5	図面	14
VIII-7	合計	56
VIII-8	添付書類	添付
VIII-8	手数料計算用紙	✓
VIII-12	優先権証明書	優先権証明書 VI-1, VI-2
VIII-16	PCT-EASYディスク	-
VIII-17	その他	納付する手数料に相当する特許印紙を貼付した書面
VIII-17	その他	国際事務局の口座への振込を証明する書面
VIII-18	要約書とともに提示する図の番号	1(b)
VIII-19	国際出願の使用言語名:	日本語 (Japanese)
IX-1	提出者の記名押印	
IX-1-1	氏名(姓名)	原 謙三

THIS PAGE BLANK (USPTO)

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2000年03月16日（16. 03. 2000）木曜日 11時17分17秒

99R00636

受理官庁記入欄

10-1	国際出願として提出された書類の実際の受理の日	
10-2	図面：	
10-2-1	受理された	
10-2-2	不足図面がある	
10-3	国際出願として提出された書類を補完する書類又は図面であつてその後期間内に提出されたものの実際の受理の日（訂正日）	
10-4	特許協力条約第11条(2)に基づく必要な補完の期間内の受理の日	
10-5	出願人により特定された国際調査機関	ISA/JP
10-6	調査手数料未払いにつき、国際調査機関に調査用写しを送付していない	

国際事務局記入欄

11-1	記録原本の受理の日	
------	-----------	--

THIS PAGE BLANK (USPTO)

(Request)

A

3/4

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2000年03月16日（16. 03. 2000） 木曜日 11時17分17秒

99R00636

V-5	指定の確認の宣言 出願人は、上記の指定に加えて、規則4.9(b)の規定に基づき、特許協力条約のもとで認められる他の全ての国の指定を行う。ただし、V-6欄に示した国の指定を除く。出願人は、これらの追加される指定が確認を条件としていること、並びに優先日から15月が経過する前にその確認がなされない指定は、この期間の経過時に、出願人によって取り下げられたものとみなされることを宣言する。	
V-6	指定の確認から除かれる国	なし (NONE)
VI-1	先の国内出願に基づく優先権主張	
VI-1-1	先の出願日	1999年03月31日 (31. 03. 1999)
VI-1-2	先の出願番号	特願平11-090522
VI-1-3	国名	日本国 JP
VI-2	先の国内出願に基づく優先権主張	
VI-2-1	先の出願日	2000年02月01日 (01. 02. 2000)
VI-2-2	先の出願番号	特願2000-024406
VI-2-3	国名	日本国 JP
VII-1	特定された国際調査機関 (ISA)	日本国特許庁 (ISA/JP)
VIII	照合欄	用紙の枚数
VIII-1	願書	4
VIII-2	明細書	34
VIII-3	請求の範囲	3
VIII-4	要約	1
VIII-5	図面	14
VIII-7	合計	56
VIII-8	添付書類	添付
VIII-8	手数料計算用紙	✓
VIII-12	優先権証明書	優先権証明書 VI-1, VI-2
VIII-16	PCT-EASYディスク	-
VIII-17	その他	納付する手数料に相当する特許印紙を貼付した書面
VIII-17	その他	国際事務局の口座への振込を証明する書面
VIII-18	要約書とともに提示する図の番号	1(b)
VIII-19	国際出願の使用言語名:	日本語 (Japanese)
IX-1	提出者の記号押印	
IX-1-1	氏名 (姓名)	原 謙三

THIS PAGE BLANK (USPTO)

P C T

国際調査報告

(法8条、法施行規則第40、41条)
[PCT18条、PCT規則43、44]

出願人又は代理人 の書類記号 99R00636	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220) 及び下記5を参照すること。	
国際出願番号 PCT/JP00/01687	国際出願日 (日.月.年) 17.03.00	優先日 (日.月.年) 31.03.99
出願人(氏名又は名称) シャープ株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☐ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 1(a) 図とする。 ☐ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☒ 本図は発明の特徴を一層よく表している。

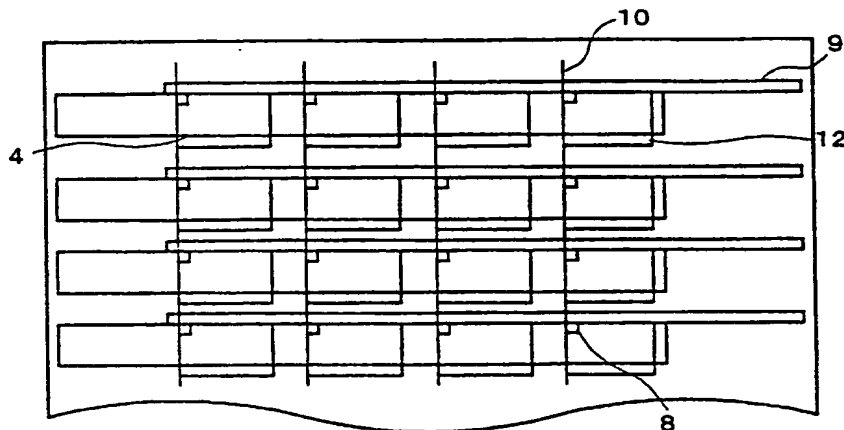
THIS PAGE BLANK (USPTO)



PCT

特許協力条約に基づいて公開された国際出願

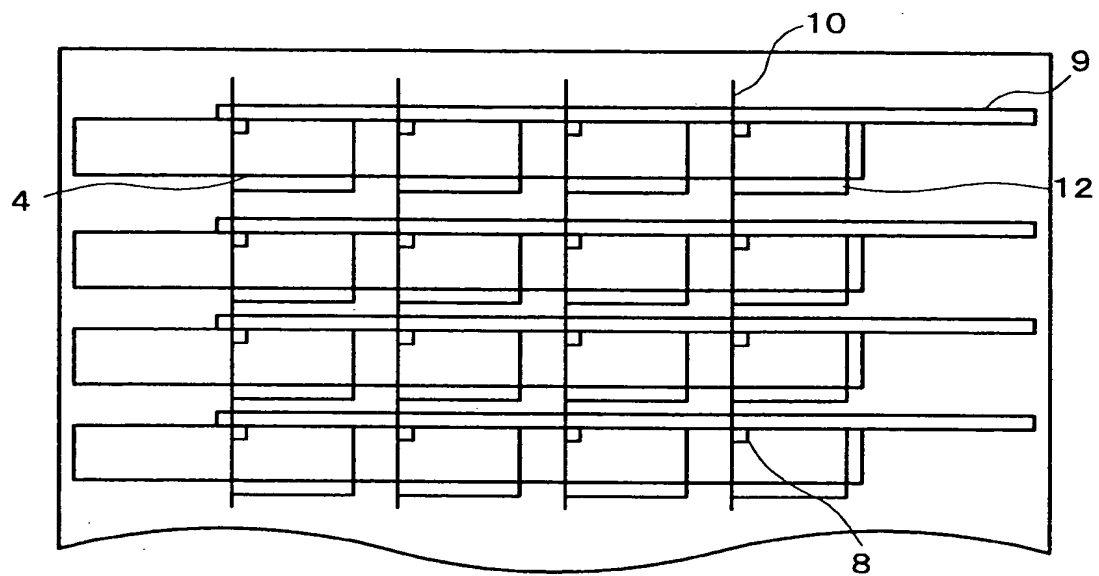
(51) 国際特許分類7 G02F 1/1335, 1/133	A1	(11) 国際公開番号 WO00/60408 (43) 国際公開日 2000年10月12日(12.10.00)
(21) 国際出願番号 PCT/JP00/01687 (22) 国際出願日 2000年3月17日(17.03.00) (30) 優先権データ 特願平11/90522 1999年3月31日(31.03.99) JP 特願2000/24406 2000年2月1日(01.02.00) JP (71) 出願人 (米国を除くすべての指定国について) シャープ株式会社(SHARP KABUSHIKI KAISHA)[JP/JP] 〒545-8522 大阪府大阪市阿倍野区長池町22-22 Osaka, (JP) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてののみ) 向殿充浩(KODEN, Mitsuhiro)[JP/JP] 〒277-0827 千葉県柏市松葉町3-15-4-501 Chiba, (JP) 加邊正章(KABE, Masaaki)[JP/JP] 〒277-0872 千葉県柏市十余二287-259-401 Chiba, (JP) (74) 代理人 原 謙三(HARA, Kenzo) 〒530-0041 大阪府大阪市北区天神橋2丁目北2番6号 大和南森町ビル 原謙三国際特許事務所 Osaka, (JP)		(81) 指定国 CN, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE) 添付公開書類 国際調査報告書

(54)Title: LIGHT-CONTROL DEVICE AND METHOD OF DRIVING**(54)発明の名称** 光制御素子及びその駆動方法**(57) Abstract**

A light-control element includes liquid crystal (3) between a substrate (1) having a plurality of optical output layers (4) and a transparent substrate (2). Either the substrate (1) or the substrate (2) includes gate electrodes (9) to which a plurality of scanning signals are applied, and either the substrate (1) or the substrate (2) includes source electrodes to which a plurality of signals are applied. The light output layer (4) includes stripes running in the direction of the gate electrodes (9).

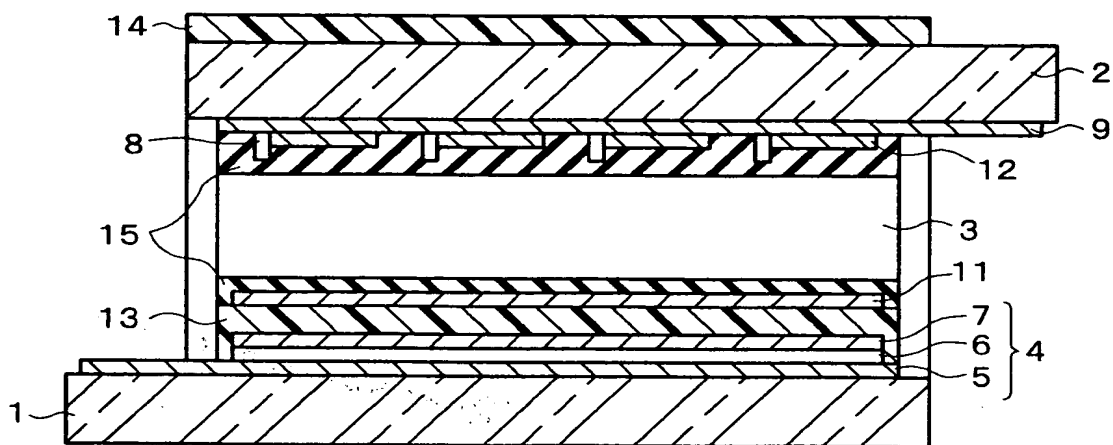
THIS PAGE BLANK (USPTO)

FIG. 1 (a)



THIS PAGE BLANK (USPTO)

FIG. 1 (b)



THIS PAGE BLANK (USPTO)

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference 99R00636	FOR FURTHER ACTION See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP00/01687	International filing date (day/month/year) 17 March 2000 (17.03.00)	Priority date (day/month/year) 31 March 1999 (31.03.99)
International Patent Classification (IPC) or national classification and IPC G02F 1/1335, 1/133, 535		
Applicant SHARP KABUSHIKI KAISHA		

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.
2. This REPORT consists of a total of 3 sheets, including this cover sheet.
- ☒ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).
- These annexes consist of a total of 13 sheets.

3. This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ ~~Non-establishment of opinion with regard to novelty, inventive step and industrial applicability~~
- IV ☐ Lack of unity of invention
- V ☒ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☐ Certain observations on the international application

Date of submission of the demand 05 June 2000 (05.06.00)	Date of completion of this report 20 November 2000 (20.11.2000)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.

THIS PAGE BLANK (USPTO)

I. Basis of the report

1. With regard to the elements of the international application:*

- ☐ the international application as originally filed
- ☒ the description:
pages 1-3,7-28,31,32,34, as originally filed
pages _____, filed with the demand
pages 4,4/1,5,5/1,6,29,29/1,30,30/1,33, filed with the letter of 10 November 2000 (10.11.2000)
- ☒ the claims:
pages 3-12,15, as originally filed
pages _____, as amended (together with any statement under Article 19
pages _____, filed with the demand
pages 1,2,14,16-18, filed with the letter of 10 November 2000 (10.11.2000)
- ☒ the drawings:
pages 1-14, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____
- ☐ the sequence listing part of the description:
pages _____, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____

2. With regard to the language, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language _____ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

3. With regard to any nucleotide and/or amino acid sequence disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

4. ☒ The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☒ the claims, Nos. 13
- ☐ the drawings, sheets/fig. _____

5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).**

* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

** Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.

THIS PAGE BLANK (USPTO)

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	1-12,14-18	YES
	Claims		NO
Inventive step (IS)	Claims	1,9,10,14-16	YES
	Claims	2-8,11,12,17,18	NO
Industrial applicability (IA)	Claims	1-12,14-18	YES
	Claims		NO

2. Citations and explanations

Document 1 [JP, 62-35325, A (Canon Inc.), 16 February, 1987 (16.02.87); page 2, upper left column, lines 5-12; page 2, lower left column, line 19 to lower right column, line 9; page 2, lower right column, line 16 to page 3, upper left column, line 8; page 3, lower left column, line 1 to page 4, upper left column, line 19; Figs. 1, 4, 9; (Family: none)] discloses a light-control element having 1) a group of liquid crystal panel horizontal stripe-shaped electrodes, which are aligned in the horizontal direction with a group of light-emitting panel horizontal stripe-shaped electrodes, and 2) a group of liquid crystal panel vertical stripe-shaped electrodes.

Document 2 [JP, 6-222360, A (Seiko Epson Corporation), 12 August, 1994 (12.08.94); page 2, right column, line 44 to page 3, left column, line 13; page 3, right column, line 16 to page 4, left column, line 3; Figs. 1, 5, 8; (Family: none)] discloses, for the case of a liquid crystal display device in which light from a fluorescent display tube comprising periodic red, green and blue stripe-shaped light emitters is made to be incident upon a liquid crystal TFT matrix display body, the idea of making the fluorescent display tube emit light after the excitation of the matrix-type liquid crystal pixels by the red, green and blue signals has been completed.

Document 3 [JP, 10-186310, A (Canon Inc.), 14 July, 1998 (14.07.98); page 2, right column, line 41 to page 3, left column, line, line 49; Figs. 1-4; (Family: none)] discloses, for the case of a display device equipped with a back light device composed of a plurality of red, green and blue monochromatic strip-shaped surface light sources on the rear face side of a liquid crystal display panel, the idea of scan-driving the horizontal line pixels of the liquid crystal display panel in order using a gate line driver, and synchronously with this scan-lighting the red, green and blue monochromatic strip-shaped surface light sources of the back light device.

Document 4 [JP, 6-186561, A (Nippon Motorola Ltd.), 8 July, 1994 (08.07.94); page 3, left column, line 16 to right column, line 3; Figs. 1, 2; (Family: none)] discloses a liquid crystal display that makes use of an EL back light.

Document 5 [JP, 2-111922, A (Fujitsu Limited), 24 April, 1990 (24.04.90); page 3, upper right column, line 11 to lower right column, line 7; page 3, lower right column, line 17 to page 4, upper left column, line 4; Figs. 2(a), 2(b), 3; (Family: none)] discloses a liquid crystal display device in which color filters are provided on each end face of a plurality of light guides, a light source such as a fluorescent lamp is placed in a facing position, and illumination is carried out from the rear surface of the liquid crystal layer by means of the scattered light from the light transmitted by the light guides.

Document 6 [JP, 11-64820, A (NEC Corporation), 5 March, 1999 (05.03.99); page 2, right column, line 34 to page 3, left column, line 3; Fig. 5; (Family: none)] discloses a flat display device in which light from phosphor pixels separated into minute pixels of the three primary colors red, green and blue is illuminated onto corresponding red, green and blue liquid crystal pixels.

Moreover, the idea of the light output layers being arranged in striped fashion in such a way that the direction of placement of each of the light output layers matches the direction of the gate electrode, and of adjacent light output layers outputting light of different wavelength, with light output from the light output layers being carried out after a prescribed time has elapsed after sending the scanning signal to the gate electrode, is publicly known on account of above-mentioned document 2, and it is considered that making things such that the light output is completed before the next scanning signal is sent as in the present application is a matter of design variation that could easily be accomplished by a person skilled in the art.

THIS PAGE BLANK (USPTO)

特 許 協 力 条 約

P C T

国際調査報告

(法8条、法施行規則第40、41条)
[PCT18条、PCT規則43、44]

出願人又は代理人 の書類記号 99R00636	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220)及び下記5を参照すること。		
国際出願番号 PCT/JP00/01687	国際出願日 (日.月.年) 17.03.00	優先日 (日.月.年) 31.03.99	
出願人(氏名又は名称) シャープ株式会社			

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☐ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 1 (a) 図とする。 ☐ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☒ 本図は発明の特徴を一層よく表している。

THIS PAGE BLANK (USPTO)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.⁷ G 02 F 1/1335
G 02 F 1/133 535

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.⁷ G 02 F 1/1335
G 02 F 1/133 535

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-2000年
日本国公開実用新案公報 1971-1995年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 62-35325, A (キヤノン株式会社), 16. 2月. 1987 (16. 02. 87), 第2頁左上欄第5~12行, 同頁左下欄第19行~右下欄第9行, 同頁右下欄第16行~第3頁左上欄第8行, 同頁左下欄第1行~第4頁左上欄第19行, 第1図, 第4図, 第9図 (ファミリーなし)	1-15
Y	J P, 6-222360, A (セイコーエプソン株式会社), 12. 8月. 1994 (12. 08. 94), 第2頁右欄第44行~第3頁左欄第13行, 第3頁右欄第16行~第4頁左欄第3行, 第1図, 第5図, 第8図 (ファミリーなし)	1-15
Y	J P, 10-186310, A (キヤノン株式会社), 14. 7	1-15

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

04. 04. 00

国際調査報告の発送日

18.04.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉野 公夫

2X

8106

電話番号 03-3581-1101 内線 3293

THIS PAGE BLANK (USPTO)

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	月. 1998 (14. 07. 98), 第2頁右欄第41行~第3頁左欄第49行, 第1-4図 (ファミリーなし) JP, 6-186561, A (日本モトローラ株式会社), 8. 7月. 1994 (08. 07. 94), 第3頁左欄第16行~同頁右欄第3行, 第1図, 第2図 (ファミリーなし)	1-8, 10-15
Y	JP, 2-111922, A (富士通株式会社), 24. 4月. 1990 (24. 04. 90), 第3頁右上欄第11行~同頁右下欄第7行, 同頁右下欄第17行~第4頁左上欄第4行, 第2図 (a), (b), 第3図 (ファミリーなし)	7, 8
Y	JP, 11-64820, A (日本電気株式会社), 5. 3月. 1999 (05. 03. 99), 第2頁右欄第34行~第3頁左欄第3行, 第5図 (ファミリーなし)	10

THIS PAGE BLANK (USPTO)

P C T

国際予備審査報告

(法第12条、法施行規則第56条)
〔PCT36条及びPCT規則70〕

REC'D 04 DEC 2000

WIPO

PCT

出願人又は代理人 の書類記号 99R00636	今後の手続きについては、国際予備審査報告の送付通知（様式PCT/ IPEA/416）を参照すること。	
国際出願番号 PCT/JPO0/01687	国際出願日 (日.月.年) 17.03.00	優先日 (日.月.年) 31.03.99
国際特許分類 (IPC)	Int. Cl. ⁷ G02F 1/1335 G02F 1/133 535	
出願人 (氏名又は名称) シャープ株式会社		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条（PCT36条）の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。
- ☒ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び／又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び／又は図面も添付されている。
(PCT規則70.16及びPCT実施細則第607号参照)
この附属書類は、全部で 13 ページである。

3. この国際予備審査報告は、次の内容を含む。

- I ☒ 国際予備審査報告の基礎
- II ☐ 優先権
- III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
- IV ☐ 発明の単一性の欠如
- V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- VI ☐ ある種の引用文献
- VII ☐ 国際出願の不備
- VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 05.06.00	国際予備審査報告を作成した日 20.11.00		
名称及びあて先 日本国特許庁 (IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 吉 野 公 夫	2 X	8 1 0 6
電話番号 03-3581-1101 内線 3293			

THIS PAGE BLANK (USPTO)

I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
 PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

☒ 明細書 第 1-3, 7-28, 31, 32, 34 頁、 出願時に提出されたもの
 明細書 第 ページ、 国際予備審査の請求書と共に提出されたもの
 明細書 第 4, 4/1, 5, 5/1, 6, 29, 29/1, 30, 30/1, 33頁、 10. 11. 00 付の書簡と共に提出されたもの

☒ 請求の範囲 第 3-12, 15 項、 出願時に提出されたもの
 請求の範囲 第 項、 PCT19条の規定に基づき補正されたもの
 請求の範囲 第 項、 国際予備審査の請求書と共に提出されたもの
 請求の範囲 第 1, 2, 14, 16-18 項、 10. 11. 00 付の書簡と共に提出されたもの

☒ 図面 第 1-14 図、 出願時に提出されたもの
 図面 第 ページ/図、 国際予備審査の請求書と共に提出されたもの
 図面 第 ページ/図、 付の書簡と共に提出されたもの

☐ 明細書の配列表の部分 第 ページ、 出願時に提出されたもの
 明細書の配列表の部分 第 ページ、 国際予備審査の請求書と共に提出されたもの
 明細書の配列表の部分 第 ページ、 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

☐ 明細書 第 _____ ページ
☒ 請求の範囲 第 13 項
☐ 図面 図面の第 _____ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

THIS PAGE BLANK (USPTO)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条（PCT35条(2)）に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	1-12, 14-18	有
	請求の範囲		無
進歩性 (IS)	請求の範囲	1, 9, 10, 14-16	有
	請求の範囲	2-8, 11, 12, 17, 18	無
産業上の利用可能性 (IA)	請求の範囲	1-12, 14-18	有
	請求の範囲		無

2. 文献及び説明 (PCT規則70.7)

文献1: JP, 62-35325, A (キヤノン株式会社), 16. 2月. 1987 (16. 02. 87), 第2頁左上欄第5～12行, 同頁左下欄第19行～右下欄第9行, 同頁右下欄第16行～第3頁左上欄第8行, 同頁左下欄第1行～第4頁左上欄第19行, 第1図, 第4図, 第9図 (ファミリーなし) には、発光パネルの横方向ストライプ電極群と水平方向の位置が合っている液晶パネルの横方向ストライプ電極群、及び液晶パネルの縦方向のストライプ電極群を有する光制御素子が記載されている。

文献2: JP, 6-222360, A (セイコーエプソン株式会社), 12. 8月. 1994 (12. 08. 94), 第2頁右欄第44行～第3頁左欄第13行, 第3頁右欄第16行～第4頁左欄第3行, 第1図, 第5図, 第8図 (ファミリーなし) には、RGBの周期的ストライプ状発光体からなる蛍光表示管の光を、液晶のTFTマトリクス表示体に入射させる液晶表示装置において、RGBの各色信号によりマトリクス型液晶の各画素の励起が完了した後に蛍光表示管を発光させることが記載されている。

文献3: JP, 10-186310, A (キヤノン株式会社), 14. 7月. 1998 (14. 07. 98), 第2頁右欄第41行～第3頁左欄第49行, 第1～4図 (ファミリーなし) には、液晶表示パネルの背面側に複数のRGB単色短冊状面光源で構成されるバックライト装置を備えた表示装置において、液晶表示パネルの各水平ライン画素をゲートラインドライバによって順次スキャン駆動し、これに同期してバックライト装置の各RGB単色短冊状面光源をスキャン点灯することが記載されている。

文献4: JP, 6-186561, A (日本モトローラ株式会社), 8. 7月. 1994 (08. 07. 94), 第3頁左欄第16行～同頁右欄第3行, 第1図, 第2図 (ファミリーなし) には、ELバックライトを用いた液晶表示器が記載されている。

文献5: JP, 2-111922, A (富士通株式会社), 24. 4月. 1990 (24. 04. 90), 第3頁右上欄第11行～同頁右下欄第7行, 同頁右下欄第17行～第4頁左上欄第4行, 第2図 (a), (b), 第3図 (ファミリーなし) には、複数の導光体の各端面にカラーフィルタを設けて蛍光灯のような光源を対向配置し、該導光体を伝搬する光の散乱光により液晶層を背面から照明する液晶表示装置が記載されている。

文献6: JP, 11-64820, A (日本電気株式会社), 5. 3月. 1999 (05. 03. 99), 第2頁右欄第34行～第3頁左欄第3行, 第5図 (ファミリーなし) には、RGBの三原色の微細な画素に分解された蛍光体画素からの光を、対応するRGBの液晶画素に照射する平面表示装置が記載されている。

THIS PAGE BLANK (USPTO)

補充欄（いずれかの欄の大きさが足りない場合に使用すること）

第 V 欄の続き

そして、各光出力層が、ストライプ状に、該各光出力層の配置方向がゲート電極の方向と一致するように配置され、かつ、隣り合う各光出力層で互いに異なる波長の光を出力するとともに、各ゲート電極に走査信号を送ったのち、一定時間後に光出力層から光出力を行うことは上記文献2において知られており、本願のもののように次に走査信号が送られるまでに該光出力が終了するように設定することは当業者が容易に行うことのできる設計上の事項である。

THIS PAGE BLANK (USPTO)

発明の開示

上記目的を達成するために、本発明の光制御素子は、少なくとも１つの光出力層が配置された第１の基板と光透過機能を有する第２の基板とを対向させ、該第１の基板と第２の基板との間に液晶を挟持し、該第１の基板および第２の基板のいずれかに複数の走査信号を印加する走査電極が形成され、該第１の基板および第２の基板のいずれかに複数の信号電圧を印加する信号電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記走査信号を印加する走査電極の方向と一致しており、さらに、上記第１の基板上に偏光機能を有する層が設けられ、上記第１の基板、上記光出力層、上記偏光機能を有する層、上記液晶、および上記第２の基板が、この順に配置されていることを特徴とする。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する走査電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する走査電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する走査電極に対応した光出力層毎に、発光のタイミングを変化させることも可能となり、インパルス型表示を実現することができる。また、光出力層が組み込まれていることにより、薄型化を実現することも可能となる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えば R G B の光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することができる。その上、上記第 1 の基板上に偏光機能を有する層が設けられていることにより、例えばアクティブ素子が第 2 の基板に作製された場合の、熱プロセスによる問題の発生を抑制することができる。

5

THIS PAGE BLANK (USPTO)

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明の光制御素子は、複数の光出力層が配置された第 1 の基板と光透過機能を有する第 2 の基板とを対向させ、該第 1 の基板と第 2 の基板との間に液晶を挟持し、前記第 1 の基板および第 2 の基板のいずれかに複数のアクティブ素子が形成され、前記第 1 の基板および第 2 の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第 1 の基板および第 2 の基板のいずれかに複数の信号電圧を印加するソース電極が形成され、前記各光出力層が、ストライプ状に、該各光出力層の配置方向が上記ゲート電極の方向と一致するように配置され、かつ、隣り合う各光出力層で互いに異なる波長の光を同時に出力すると共に、各ゲート電極に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了するように設定されていることを特徴とすることもできる。

上記の構成によれば、各光出力層が走査信号を印加するゲート電極の方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを各ゲート電極に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了するように設定することによって、アクティブ駆動の光制御素子においてインパルス型表示を実現することができる。また、光出力層が組み込まれていることにより、薄型化を実現することも可能となる。

THIS PAGE BLANK (USPTO)

さらに、ストライプ状に配置された各光出力層毎に、波長の異なる光、例えば R G B の光を出力させることにより、カラーフィルタを用いることなくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

THIS PAGE BLANK (USPTO)

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明の光制御素子の駆動方法は、上記記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の 5 % 以上 70 % 以下であることが好ましい。このように、光出力層から発光される時間を前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を実現し、且つ表示の輝度を高く保つことができる。

さらに、光出力層の発光時間が、各表示フレーム時間の 15 % 以上 40 % 以下であることがより好ましい。このように、光出力層から発光される時間をさらに前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を確実に実現し、且つ表示の輝度を確実に高く保つことができる。

また、本発明の光制御素子の駆動方法は、上記記載の光制御素子の駆動方法において、各走査電極に走査信号を送った後一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに前記光出力が終了し、かつ、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の隣接する光出力層を複数本まとめて同時に発光させる方法とすることもできる。

上記の方法によれば、走査電極毎に印加される走査信号に対応させて光出力層の走査を行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができるので、インパルス型表示を実現することが可能となり、さらに制

THIS PAGE BLANK (USPTO)

る。次に、上記で作製した基板 1 および基板 2 を貼り合わせ、液晶 3 として反強誘電性液晶を注入する。ここで、走査電極（ゲート電極）もしくは信号電極（ソース電極）（両電極は図 2 には図示されていない）のどちらかを、光出力層として機能する光導波路 1 6 のストライプ配置方向と一致させることが重要である。本実施例においては、走査電極（ゲート電極）と光導波路 1 6 のストライプ配置方向とを一致させている。

本発明に係る光制御素子は、以上のように、少なくとも 1 つの光出力層が配置された第 1 の基板と光透過機能を有する第 2 の基板とを対向させ、該第 1 の基板と第 2 の基板との間に液晶を挟持し、該第 1 の基板および第 2 の基板のいずれかに複数の走査信号を印加する走査電極が形成され、該第 1 の基板および第 2 の基板のいずれかに複数の信号電圧を印加する信号電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記走査信号を印加する走査電極の方向と一致しており、さらに、上記第 1 の基板上に偏光機能を有する層が設けられ、上記第 1 の基板、上記光出力層、上記偏光機能を有する層、上記液晶、および上記第 2 の基板が、この順に配置されている。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する走査電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する走査電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する走査電極に対応する光出力層毎に発光のタイミングを変化させることも可能となり、インパルス型表示を実現する

THIS PAGE BLANK (USPTO)

ことができる。

また、光出力層が組み込まれているため、薄型化を実現することができる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、
例えば R G B の光を出力させることにより、カラーフィルタを用いるこ

5

THIS PAGE BLANK (USPTO)

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

5 以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明に係る光制御素子は、複数の光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、前記第1の基板および第2の基板の
10 いずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電圧を印加するソース電極が形成され、前記各光出力層が、ストライプ状に、該各光出力層の配置方向が上記ゲート電極の方向と一致するように配置され
15 、かつ、隣り合う各光出力層で互いに異なる波長の光を同時に出力すると共に、各ゲート電極に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了するように設定されている構成とすることも可能である。

上記の構成によれば、各光出力層が走査信号を印加するゲート電極の
20 方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを変化させることによって、インパルス型表示を実現することができる。

また、光出力層が組み込まれているため、薄型化を実現することもで

THIS PAGE BLANK (USPTO)

きる。

さらに、ストライプ状に配置された各光出力層毎に、波長の異なる光、例えば R G B の光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

動方法において、各走査電極に走査信号を送った後一定時間後に光出力層から光出力し、該光出力を次に走査信号が送られるまでに終了し、かつ、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の隣接する光出力層を複数本まとめて同時に発光させることもできる。

上記の方法によれば、光出力層の走査を、走査電極毎に印加される走査信号に対応させて行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができる。これにより、インパルス型表示を実現することが可能となり、さらに、制御するための I C の数を少なくすることができる。

さらに、本発明の光制御素子の駆動方法は、配置された光出力の波長が隣り合う光出力層で互いに異なることが好ましく、さらには、その光出力層の色が R、G、B のいずれかで、これらが周期的に繰り返されることが好ましい。

尚、発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求の範囲内で、いろいろと変更して実施することができるものである。

産業上の利用可能性

以上のように、本発明に係る光制御素子およびその駆動方法によれば、有機 E L と液晶とを組み合わせたディスプレイにおいてインパルス型表

THIS PAGE BLANK (USPTO)

請 求 の 範 囲

1. (補正後) 少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、該第1の基板および第2の基板のいずれかに複数の走査信号を印加する走査電極が形成され、該第1の基板および第2の基板のいずれかに複数の信号電圧を印加する信号電極が形成された光制御素子において、

前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記走査電極の方向と一致しており、

さらに、上記第1の基板上に偏光機能を有する層が設けられ、

上記第1の基板、上記光出力層、上記偏光機能を有する層、上記液晶、および上記第2の基板が、この順に配置されていることを特徴とする光制御素子。

2. (補正後) 複数の光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、

前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電圧を印加するソース電極が形成され、

前記各光出力層が、ストライプ状に、該各光出力層の配置方向が上記ゲート電極の方向と一致するように配置され、かつ、隣り合う各光出力層で互いに異なる波長の光を同時に出力すると共に、各ゲート電極に走

THIS PAGE BLANK (USPT.)

査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了するように設定されていることを特徴とする光制御素子。

3. 上記アクティブ素子が、上記第2の基板上に形成されていることを特徴とする請求項2に記載の光制御素子。

4. 上記第1の基板に、偏光機能を有する層が形成されたことを特徴とする請求項2または3に記載の光制御素子。

5. 前記第1の基板上に形成された光出力層は、有機EL、無機EL、およびFEDの発光体のうち少なくとも1種類以上からなる発光層によ

THIS PAGE BLANK (USPTO)

1 1. 請求項 1 または 2 に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の 5 % 以上 7 0 % 以下であることを特徴とする光制御素子の駆動方法。

5 1 2. 請求項 1 または 2 に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の 1 5 % 以上 4 0 % 以下であることを特徴とする光制御素子の駆動方法。

1 3.

1 4. (補正後) 請求項 1 に記載の光制御素子において、各走査電極に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了し、

10 かつ、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の隣接する光出力層を複数本まとめて同時に発光させることを特徴とする光制御素子の駆動方法。

1 5. 複数個の光出力層の色が R、G、B のいずれかによって構成され、該 R、B、G の色が周期的に繰り返されることを特徴とする請求項 1 4 に記載の光制御素子の駆動方法。

1 6. (追加) さらに、上記第 1 の基板、上記光出力層、上記液晶、および上記第 2 の基板が、この順に配置されていることを特徴とする請求項 2 に記載の光制御素子。

20 1 7. (追加) さらに、上記光出力層は、ゲート電極毎に輝度調整されていることを特徴とする請求項 2 に記載の光制御素子。

1 8. (追加) さらに、上記光出力層は、ソース電極に印加される各信号電圧に基づく最大輝度分に応じて輝度調整されていることを特徴とする請求項 1 7 に記載の光制御素子。

THIS PAGE BLANK (USPTO)

発明の開示

上記目的を達成するために、本発明の光制御素子は、少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、該第1の基板および第2の基板のいずれかに複数の走査信号を印加する電極が形成され、該第1の基板および第2の基板のいずれかに複数の信号電圧を印加する電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記走査信号を印加する電極の方向と一致しており、さらに、上記第1の基板上に偏光機能を有する層が設けられ、上記第1の基板、上記光出力層、上記偏光機能を有する層、上記液晶、および上記第2の基板が、この順に配置されていることを特徴とする。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する電極に対応した光出力層毎に、発光のタイミングを変化させることも可能となり、インパルス型表示を実現することができる。また、光出力層が組み込まれていることにより、薄型化を実現することも可能となる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばRGBの光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することができる。

THIS PAGE BLANK (USPTO)

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明の光制御素子は、少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電圧を印加するソース電極が形成され、前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記ゲート電極の方向と一致しており、さらに、上記第1の基板、上記光出力層、上記液晶、および上記第2の基板が、この順に配置されていることを特徴とすることもできる。

上記の構成によれば、光出力層が走査信号を印加するゲート電極の方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを変化させることも可能となり、アクティブ駆動の光制御素子においてインパルス型表示を実現することができる。また、光出力層が組み込まれていることにより、薄型化を実現することも可能となる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばRGBの光を出力させることにより、カラーフィルタを用いることなくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能

THIS PAGE BLANK (USPTO)

となる。

THIS PAGE BLANK (USPTO)

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

5 また、本発明の光制御素子の駆動方法は、上記記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の5%以上70%以下であることが好ましい。このように、光出力層から発光される時間を前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を実現し、且つ表示の輝度を高く保つことができる。

10 さらに、光出力層の発光時間が、各表示フレーム時間の15%以上40%以下であることがより好ましい。このように、光出力層から発光される時間をさらに前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を確実に実現し、且つ表示の輝度を確実に高く保つことができる。

15 また、本発明の光制御素子の駆動方法は、上記記載の光制御素子の駆動方法において、各走査線に走査信号を送った後一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに前記光出力が終了し、かつ、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の隣接する光出力層を複数本まとめて同時に発光
20 させる方法とすることもできる。

上記の方法によれば、走査電極毎に印加される走査信号に対応させて光出力層の走査を行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができるので、インパルス型表示を実現することが可能となり、さらに制

THIS PAGE BLANK (USPTO)

る。次に、上記で作製した基板 1 および基板 2 を貼り合わせ、液晶 3 として反強誘電性液晶を注入する。ここで、走査電極（ゲート電極）もしくは信号電極（ソース電極）（両電極は図 2 には図示されていない）のどちらかを、光出力層として機能する光導波路 16 のストライプ配置方向と一致させることが重要である。本実施例においては、走査電極（ゲート電極）と光導波路 16 のストライプ配置方向とを一致させている。

本発明に係る光制御素子は、以上のように、少なくとも 1 つの光出力層が配置された第 1 の基板と光透過機能を有する第 2 の基板とを対向させ、該第 1 の基板と第 2 の基板との間に液晶を挟持し、該第 1 の基板および第 2 の基板のいずれかに複数の走査信号を印加する電極が形成され、該第 1 の基板および第 2 の基板のいずれかに複数の信号電圧を印加する電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記走査信号を印加する電極の方向と一致しており、さらに、上記第 1 の基板上に偏光機能を有する層が設けられ、上記第 1 の基板、上記光出力層、上記偏光機能を有する層、上記液晶、および上記第 2 の基板が、この順に配置されている。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する電極に対応する光出力層毎に発光のタイミングを変化させることも可能となり、インパルス型表示を実現することができる。

また、光出力層が組み込まれているため、薄型化を実現することがで

THIS PAGE BLANK (USPTO)

きる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばR G Bの光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

5 以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

10 また、本発明に係る光制御素子は、少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電圧を印加するソース電極が形成され、前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記ゲート電極の方向と一致しており、さらに、上記第1の基板、上記光出力層、上記液晶、および上記第2の基板が、この順に配置されている構成とすることも可能である。

15 上記の構成によれば、光出力層が走査信号を印加するゲート電極の方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを変化させることも可能となり、インパルス型表示を実現することができる。

20 また、光出力層が組み込まれているため、薄型化を実現することもできる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、

THIS PAGE BLANK (USPTO)

例えば R G B の光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

動方法において、各走査線に走査信号を送った後一定時間後に光出力層から光出力し、該光出力を次に走査信号が送られるまでに終了し、かつ、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の隣接する光出力層を複数本まとめて同時に発光させることもできる。

上記の方法によれば、光出力層の走査を、走査線毎に印加される走査信号に対応させて行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができる。これにより、インパルス型表示を実現することが可能となり、さらに、制御するためのＩＣの数を少なくすることができる。

さらに、本発明の光制御素子の駆動方法は、配置された光出力の波長が隣り合う光出力層で互いに異なることが好ましく、さらには、その光出力層の色がＲ、Ｇ、Ｂのいずれかで、これらが周期的に繰り返されることが好ましい。

尚、発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求の範囲内で、いろいろと変更して実施することができるものである。

産業上の利用可能性

以上のように、本発明に係る光制御素子およびその駆動方法によれば、有機ＥＬと液晶とを組み合わせたディスプレイにおいてインパルス型表

THIS PAGE BLANK (USPTO)

請 求 の 範 囲

1. (補正後) 少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、該第1の基板および第2の基板のいずれかに複数の走査信号を印加する電極が形成され、該第1の基板および第2の基板のいずれかに複数の信号電圧を印加する電極が形成された光制御素子において、

前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記走査信号を印加する電極の方向と一致しており、

さらに、上記第1の基板上に偏光機能を有する層が設けられ、

上記第1の基板、上記光出力層、上記偏光機能を有する層、上記液晶、および上記第2の基板が、この順に配置されていることを特徴とする光制御素子。

2. (補正後) 少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、

前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電圧を印加するソース電極が形成され、

前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記ゲート電極の方向と一致しており、

さらに、上記第1の基板、上記光出力層、上記液晶、および上記第2

THIS PAGE BLANK (USPTO)

の基板が、この順に配置されていることを特徴とする光制御素子。

3. 上記アクティブ素子が、上記第2の基板上に形成されていることを特徴とする請求項2に記載の光制御素子。

4. (補正後) 上記第1の基板に、偏光機能を有する層が形成されたことを特徴とする請求項2または3に記載の光制御素子。

5. 前記第1の基板上に形成された光出力層は、有機EL、無機EL、およびFEDの発光体のうち少なくとも1種類以上からなる発光層によ

THIS PAGE BLANK (USPTO)

11. 請求項1または2に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の5%以上70%以下であることを特徴とする光制御素子の駆動方法。

12. 請求項1または2に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の15%以上40%以下であることを特徴とする光制御素子の駆動方法。

13. (削除)

14. (補正後) 請求項1または2の何れか1つに記載の光制御素子において、各走査線に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに前記光出力が終了し、

かつ、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の隣接する光出力層を複数本まとめて同時に発光させることを特徴とする光制御素子の駆動方法。

15. 複数個の光出力層の色がR、G、Bのいずれかによって構成され、該R、B、Gの色が周期的に繰り返されることを特徴とする請求項14に記載の光制御素子の駆動方法。

THIS PAGE BLANK (USPTO)

明 細 書

光制御素子及びその駆動方法

技術分野

5 本発明は、表示素子などに用いることのできる新規な光制御素子に関し、特に液晶素子を組み合わせた光制御素子とその駆動方法に関するものである。

背景技術

10 近年、低消費電力、薄型軽量であるなどのメリットにより、液晶ディスプレイがテレビ、ビデオ、パソコン、ワープロ、プロジェクションなどに幅広く用いられている。しかし、実用レベルに至った液晶ディスプレイにおいても、まだ幾つかの問題点を有しているのが現状である。

15 その第1は、光の利用効率が低いことである。通常のカラ液晶ディスプレイの場合、偏光板による光透過率が $1/2$ 以下、カラーフィルタによる光透過率が $1/3$ 以下であり、開口率その他を考えると、バックライトから出射される全光の利用効率は 10% 以下、通常は 5% 以下になってしまっている。このような光利用効率の低さは消費電力の増大に直接結び付くので、環境やエネルギーに対する対応がさらに必要とされる21世紀を考えると、極めて大きな問題と言わざるを得ない。

20 そこで、上記問題を解決するために、幾つかのアプローチがなされている。その一つは、バックライト電源の消費電力をなくした、バックライトを用いない反射型の液晶ディスプレイの提供である。ただ、反射型

THIS PAGE BLANK (USPTO)

の液晶ディスプレイのコントラストは現段階で20 : 1以下と低いので、本当の意味での美しい画像を実現するという観点では十分なディスプレイとは言い難い。

5 他のアプローチとしては、バックライトは用いるが、カラーフィルタを用いずに表示を行い、カラーフィルターによる光の透過効率の低下をなくす液晶ディスプレイの提供である。その実現手段として、カラーフィルタの代わりにフォトルミネッセントという蛍光体を用いる方法が提案されている (W. A. Crossland et al., SID 97 Digest, 837(1997))。しかしながら、この方法の場合、コントラストが十分でないこと、光源
10 にUV光を利用するので液晶材料や配向膜へのダメージが懸念されることなどの課題が残っている。

一方、時間的にRGBの色を切り替えるバックライトを用いたフィールドシーケンシャルカラー方式も発表されている (T. Uchida et al., Proc. IDRC, 37(1997))。ただ、この方式の場合、非常に高速応答の液晶が必要な点などの課題が残っている。
15

また、液晶ディスプレイの別の問題点としては、表示がホールド型であるために、動画表示時に尾引きや輪郭ボケなどが生じ、インパルス型のCRTに比べ画像品位で劣ることが挙げられる。このような問題に対し、最近、IBMよりインパルス型の表示を行う液晶ディスプレイが提案されている。しかし、このようなインパルス型表示の液晶ディスプレイにおいても、液晶の応答速度、バックライトの発光・消光速度などの
20 課題が残っている。

そこで、上記従来の光利用効率の低さや画像品質の低さを解決するために、液晶表示素子のパターンに対応した有機EL (Electro Luminesc

THIS PAGE BLANK (USPTO)

ence) 素子を発光させる技術開発がなされている。このような技術は、例えば、日本国公開特許公報「特開平 8 - 2 1 1 8 3 2 号公報 (公開日 1 9 9 6 年 8 月 2 0 日)」にも開示されている。

上記公報に開示されている技術は、液晶、および該液晶を挟持するよう
5 に対向配置された一对の複数本の透明電極等により構成される液晶表示素子部と、有機 E L 発光層、および該有機 E L 発光層を挟持するよう
に対向配置された一对の複数本の透明電極等により構成される有機 E L
表示素子部とを備え、液晶表示素子部に有機 E L 表示素子部を積層し、
かつこれらを 1 つの駆動部で駆動して、液晶表示素子部の画素と有機 E
10 L 表示素子部の画素とを対応させることにより、液晶表示素子部と有機
E L 表示素子部に同一画像を表示させるものである。

しかしながら、このようにマトリクス型の液晶表示素子とマトリクス
型の有機 E L 表示素子とを積層することにより、パネル作製コストが高
くなり、また、駆動ドライバー I C 数も増えるため、表示装置全体とし
15 てコスト高となってしまうという問題がある。

また、液晶表示素子と有機 E L 表示素子という 2 つの表示素子の間に
透明基板が配置されているため、斜めから見たときの視認性にも問題が
ある。この視認性を解決しようとする、開口率を狭くしなければなら
ない、非常に薄いコスト的に不利な透明基板を用いなければならない
20 などの、別の問題が生じてくる。

本発明は上記のような課題を解決するためになされたものであり、カラーフィルタを用いずに表示を行い、さらに視認性も良好な新しいタイプであって、且つ、インパルス型表示を行う光制御素子とその駆動方法とを提供することを目的とする。

THIS PAGE BLANK (USPTO)

発明の開示

上記目的を達成するために、本発明の光制御素子は、少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、該第1の基板および第2の基板のいずれかに複数の走査信号を印加する電極が形成され、該第1の基板および第2の基板のいずれかに複数の信号電極を印加する電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該配置方向が走査信号を印加する電極の方向と一致していることを特徴とする。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する電極に対応した光出力層毎に、発光のタイミングを変化させることも可能となり、インパルス型表示を実現することができる。また、光出力層が組み込まれていることにより、薄型化を実現することも可能となる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばRGBの光を出力させることにより、カラーフィルタを用いることなくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することができる。

THIS PAGE BLANK (USPTO)

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明の光制御素子は、少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電極を印加するソース電極が形成され、前記光出力層がストライプ状に配置され、該配置方向がゲート電極の方向と一致していることを特徴とすることもできる。

上記の構成によれば、光出力層が走査信号を印加するゲート電極の方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを変化させることも可能となり、アクティブ駆動の光制御素子においてインパルス型表示を実現することができる。また、光出力層が組み込まれていることにより、薄型化を実現することも可能となる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばRGBの光を出力させることにより、カラーフィルタを用いることなくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

THIS PAGE BLANK (USPTO)

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明の光制御素子の駆動方法は、上記記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の5%以上70%以下であることが好ましい。このように、光出力層から発光される時間を前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を実現し、且つ表示の輝度を高く保つことができる。

さらに、光出力層の発光時間が、各表示フレーム時間の15%以上40%以下であることがより好ましい。このように、光出力層から発光される時間をさらに前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を確実に実現し、且つ表示の輝度を確実に高く保つことができる。

また、本発明の光制御素子の駆動方法は、上記記載の光制御素子の駆動方法において、各走査線に走査信号を送った後一定時間後に光出力層から光出力し、該光出力を次に走査信号が送られるまでに終了する方法とすることもできる。

上記の方法によれば、走査電極毎に印加される走査信号に対応させて光出力層の走査を行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができるので、インパルス型表示を実現することが可能となる。

さらに、本発明の光制御素子の駆動方法としては、異なる波長の光出力層を複数本まとめて同時に発光させる方法が好ましく、これにより制

THIS PAGE BLANK (USPTO)

御するための I C の数を少なくすることができる。

さらに、本発明の光制御素子の駆動方法は、配置された光出力の波長が隣り合う光出力層で互いに異なることが好ましく、さらには、その光出力層の色が R、G、B のいずれかで、これらが周期的に繰り返されることが好ましい。これにより、カラーフィルタを用いないカラー表示が可能となるため、光利用効率を上昇させて低消費電力化を図ることができる。

本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって充分判るであろう。また、本発明の利益は、添付図面を参照した次の説明で明白になるであろう。

図面の簡単な説明

図 1 (a) は、本発明の第 1 の光制御素子の構造を示す平面図であり、図 1 (b) は該第 1 の光制御素子の断面図である。

図 2 (a) は、本発明の第 2 の光制御素子の構造を示す平面図であり、図 2 (b) は該第 2 の光制御素子の断面図である。

図 3 は、ディスプレイの中の T F T 駆動素子配置図である。

図 4 は、本発明の実施形態 3 に係るインパルス型表示を示す説明図である。

図 5 は、本発明の実施形態 4 に係るインパルス型表示を示す説明図である。

図 6 は、本発明の第 2 の実施例に係る光制御素子の構造を示す断面図である。

図 7 は、本発明の第 3 の実施例に係る光制御素子の構造を示す断面図

THIS PAGE BLANK (USPTO)

である。

図 8 (a) は、光出力層が R G B の繰り返しとなっている光制御素子の構造を示す平面図であり、図 8 (b) は該光制御素子の断面図である。

図 9 (a) は、光出力層が R G B の繰り返しとなっている図 8 (a) に示す光制御素子とは異なる光制御素子の構造を示す平面図であり、図 9 (b) は該光制御素子の断面図である。

図 10 (a) ないし図 10 (h) は、図 6 に示す光制御素子の第 1 の製造方法を示す工程図である。

図 11 (a) および図 11 (b) は、図 6 に示す光制御素子の第 1 の製造方法において、基板の貼り合わせ後の工程を示す工程図である。

図 12 (a) ないし図 12 (e) は、図 6 に示す光制御素子の第 2 の製造方法を示す工程図である。

図 13 (a) ないし図 13 (c) は、図 6 に示す光制御素子の第 2 の製造方法において、基板の貼り合わせ後の工程を示す工程図である。

図 14 は、従来の複合素子型表示装置における液晶表示素子部と有機 E L 表示素子部との積層複合状態を示す断面図である。

発明を実施するための最良の形態

以下、本発明をさらに詳述に説明するために、本発明を実施するための最良の形態について、図面を参照して説明する。ただし、本発明はこれらにより何ら限定されるものではない。

本発明の第 1 の実施形態である光制御素子の平面図を図 1 (a) に示し、その断面図を図 1 (b) に示す。

図 1 (b) の断面図に示すように、対向配置されたガラスからなる基

THIS PAGE BLANK (USPTO)

板 1 と基板 2 との間に液晶 3 が挟持され、基板 1 には複数の光出力層 4 がストライプ状に形成される。基板 1 としては、ガラス基板の他に、シリコン基板、プラスチック基板などを用いることができる。また、基板 1 と対向させる基板 2 としては、ガラス基板の他に、プラスチック基板などの透明基板を用いることができる。

光出力層 4 としては、有機 E L (Electro Luminescence) 素子、無機 E L (E-lectro Luminescence) 素子、F E D (Field Emission Diode) などの発光素子 (発光体) を用いることができる。そして、基板 1 上に、金属電極 5、有機 E L 素子等による発光層 6、I T O 電極等による透明電極 7 を積層する。これら、金属電極 5、発光層 6、透明電極 7 は、ともにフォトリソグラフィ法などによるパターンニング加工により形成することができる。さらに、透明電極 7 上に偏光機能層 1 3 が設けられ、さらに配向膜 1 5 が設けられる。図 1 (a) の平面図は、パターンニング加工した構造を示している。

また、基板 1 の全面に発光層 6 を形成した場合は、発光層 6 上に偏光機能を有する膜を形成して、該膜上に液晶層 3 を直接配置しても良い。

さらに、本発明における第 2 の実施形態である光制御素子の平面図および断面図を、図 2 (a) および図 2 (b) に示す。この第 2 の実施形態における構造のように、光出力層として機能する光導波路 1 6 を用い、該光導波路 1 6 が外部の光源 1 7 と結合されている光制御素子構造をとることも可能である。光導波路 1 6 は、P M M A (Polymethyl methacrylate) などで形成できる。また、外部の光源 1 7 としては、半導体レーザーダイオード、無機 E L 素子、有機 E L 素子、蛍光灯などの発光素子を用いることができる。

THIS PAGE BLANK (USPTO)

第 1 の実施形態および第 2 の実施形態において、光出力層（光出力層 4 および光導波路 16）あるいは光源 17 から単色の色を発光させた場合、ディスプレイはモノクロディスプレイとなるが、複数の光出力層（光出力層 4 および光導波路 16）あるいは光源 17 から異なる波長の光を出させることにより、ディスプレイのカラー化が可能になる。特に、ストライプ配置された複数本の光出力層（光出力層 4 および光導波路 16）あるいは光源 17 の 1 つ毎に RGB の光を出力させるのが好ましい。これにより、従来の液晶表示装置に用いられていたカラーフィルタを無くしたカラー表示が可能となり、光利用効率が上昇し、低消費電力化を図ることができる。さらに、バックライトがないため、薄型・軽量のディスプレイの実現が可能となる。

さらに、両基板 1、2 間に挟持された液晶 3 に用いる液晶材料としては、ネマティック液晶、強誘電性液晶、反強誘電性液晶、高分子複合型液晶などを用いることができる。

マトリクス型有機 EL 素子の場合には、表示容量が大きくなってデューティ比が高くなると、輝度・コントラストを高くしづらいといった課題が生じるが、本発明では、有機 EL 素子の駆動は基本的にスタティック駆動であり、良好な特性が得易い。また、液晶部分で光の透過光強度を制御できるため、トータルとして良好な表示性能を実現できる。

液晶 3 を駆動するためには電界印加手段が必要であるので、基板 1 および基板 2 の片方または双方に電極を形成する。具体的には、基板 1 と基板 2 のいずれかに複数の走査信号を印加する電極が形成され、基板 1 と基板 2 のいずれかに複数の信号電極を印加する電極が形成される。

図 1 に示されている第 1 の実施形態に係る光制御素子においては、液

THIS PAGE BLANK (USPTO)

晶 3 を T F T 駆動にて駆動する例が示されている。すなわち、基板 2 に T F T 8 が配置され、各 T F T 8 は走査電極（ゲート電極） 9 および信号電極（ソース電極） 1 0 で繋がっている。また、各画素には I T O 膜からなる画素電極 1 2 が形成され、基板 1 には I T O 膜からなる対向電極 1 1 が形成されている。

T F T 8 などのアクティブ素子を作製する場合、基板 1 側に作るよりも基板 2 側に配置する方が好ましい。主な理由は二つある。第一は、T F T 8 を作製するためのプロセス温度が高いため、偏光機能層 1 3 などが形成された基板 1 よりもガラスからなる基板 2 の方が熱プロセスによる問題が発生しにくい点である。第二は、有機 E L 素子（発光層 6 ）からなる光出力層 4 （光導波路 1 6 も含む）および T F T 8 の歩留まりが 1 0 0 % にはなかなかならないため、両方を同じ基板に作ると、歩留まりは両者の歩留まりの積となって低下するが、それぞれを基板 1 、 2 に作り分ければ、良品基板のみを張り合わせるにより、より高い歩留まりを実現できる点である。

図 1 （ a ） 、 図 1 （ b ） では、本発明に係る光制御素子としてアクティブ駆動である T F T 駆動の液晶素子を示したが、 T F T 8 を用いない単純マトリクス型表示、 M I M （ Metal Insulator M-etal ） 表示、シリコン基板を用いた方式などでも駆動できることは言うまでもない。

また、液晶で光強度を変調するための一般的な手段として、図 1 （ a ） 、 図 1 （ b ） に示す本発明の第 1 の実施形態に係る光制御素子では、偏光機能を有する層として偏光機能層 1 3 と偏光板 1 4 とを配置する。図 2 （ a ） 、 図 2 （ b ） に示す本発明の第 2 の実施形態に係る光制御素子では偏光機能層 1 3 として偏光板を用い、さらに偏光板 1 4 を配置し

THIS PAGE BLANK (USPTO)

ている。ただし、これらは挟持される液晶の種類によっては省くことができる。例えば、高分子分散型やゲストホスト型の液晶などでは偏光機能を有する層（偏光板を含む）を省いてもよい。

偏光機能層 1 3 としては、通常の偏光板を用いる以外に、偏光膜を塗布形成する方法もある。その形成方法としては、まず、配向膜を形成し、その配向膜をラビングする。次に、該配向膜上に二色性色素を混合した反応性液晶高分子を塗布する。これによって反応性液晶高分子および混入された二色性色素が一方向に配列する。つぎに光照射によって高分子を重合させる。これによって一方向に配列した状態が固定される。このように形成した偏光膜の上にさらに配向膜 1 5 を形成することができ、図 1 (a)、図 1 (b) に示すような構成が可能となる。この構成において、光出力層 4 から出射された光は液晶 3 に入射し、この光は、液晶部分を電界で制御することで各画素の光の状態が変化させられて基板 2 より出射される。

次に、上記のような実施形態 1 に係る（図 1 (a)、図 1 (b) に示されている）ディスプレイを用いた場合の、光出力層 4 からの光出力タイミングについて検討した、本発明の第 3 の実施形態について以下に説明する。光出力層 4 からの光は常に出し続けてもよいが、その場合にはホールド型の表示になる。しかし、フレーム内のある期間のみ光出力させることにより、インパルス型表示を実現することができる。

このインパルス型表示について、図 3 および図 4 を用いて T F T 駆動型表示を例に説明する。図 3 は上記ディスプレイの T F T 駆動素子の配置図であり、図 4 には第 3 の実施形態におけるインパルス型表示の際の各信号の波形が示されている。

THIS PAGE BLANK (USPTO)

ゲート電極（走査電極） 9（図 3 および図 4 においては G 1, G 2, G 3, . . . で示されている）より信号を送り、ゲートを ON する。これに同期させて、画素の求める表示状態に応じたデータ信号をソース電極（信号電極） 1 0（図 3 および図 4 においては S 1, S 2, S 3, . . . で示されている）より送ることにより、マトリクス表示がなされ、画素に印加される電圧に応じて光透過量が制御される。尚、この場合（図 4 の場合）、T F T 駆動素子が n 本のゲート電極を持つものとの前提において説明を行う。各電極 9、1 0 より信号を送って表示内容を液晶部分に送っている間は光出力層 4 は発光させないこととする。そして、液晶部分が表示内容に対応した状態になった後、すなわち信号に対して液晶 3 が十分に応答しきった後に、光出力層 4 から発光させる。このようにすると、インパルス型の表示の実現が可能となる。

ここで、光出力層 4 から発光される時間について、さらに考察する。好ましくは、各表示フレーム時間の 5 % 以上 7 0 % 以下であり、より好ましくは 1 5 % 以上 4 0 % 以下である。すなわち、発光期間がフレーム時間の 7 0 % より長いとインパルス型表示としての特徴が薄れ、輪郭ボケや尾引きの程度がホールド型に近づいてくる。より好ましくは 4 0 % 以下である。

また、1 表示フレーム 1 6 . 7 m s から、T F T 8 での書き込み時間（1 走査線（1 ゲート電極 9）あたりのゲートの ON 時間 × 走査線数）と液晶 3 の応答時間を引いたものが発光期間として利用しうる（液晶 3 が全表示情報に対応した状態になって初めて発光させるため）ため、7 0 % もの発光期間を取ろうとすると、液晶 3 の応答速度や T F T 8 での書き込み速度に大きな制約が生じる。発光期間がフレーム時間の 5 % 以

THIS PAGE BLANK (USPTO)

下になると、ディスプレイとしての輝度を上げにくい。例えば、5 %の場合、全期間発光している場合と同じ輝度を得るためには、20倍の発光強度が必要となる。そこで、より好ましくは15 %以上である。

例えば図1に示す金属電極5と透明電極7はパターニングされても、
5 されていなくとも構わないが、パターニングしない方がコストは安い。
また、パターニングしたとしてもそれぞれを別々に駆動する必要はなく、
図4に示すような発光パターンを用いることで、全電極をまとめて電圧
印加することにより全面同時に発光させることができる。

また、上記した第3の実施形態の光出力タイミングとは異なるものと
10 して、上記のようなディスプレイを用いた場合の光出力層4からの別の
光出力タイミングについて検討した、本発明の第4の実施形態について、
以下に説明する。この光出力タイミングとは、光出力層4の発光期間を
変える方法である。

図3および図5を用いて、TFT駆動型表示を例に説明する。図5に
15 は、第4の実施形態におけるインパルス型表示の光出力タイミングにつ
いて示す各信号の波形が示されている。

ゲート電極（走査電極）9（図3および図5においてはG1, G2, G3, ...で示されている）より信号を送り、ゲートをONする。これに同期させて画素の求める表示状態に応じたデータ信号をソース電極
20 （信号電極）10（図3および図5においてはS1, S2, S3, ...で示されている）より送ってマトリクス表示する。画素に印加される電圧に応じて、光透過量が制御される。ゲートをOFFして、一定時間後に、発光層6から光を出力する。このようにすると、図5に示すように、各ライン毎に発光させるタイミングを変えたインパルス型の表示を

THIS PAGE BLANK (USPTO)

実現することができる。

第 4 の実施形態で説明したようなインパルス型の表示を行うためには、前記光出力層 4 がストライプ状に配置され、その配置方向が走査信号を印加する電極（ゲート電極 9）の方向と一致していることが必要である。

5 液晶表示部分の表示内容は、走査信号に対応して表示され、走査のタイミングが走査線（ゲート電極 9）毎に異なるわけであるから、それに対応した発光層 6 のタイミングも変える必要がある。発光層 6 の走査としては、3 本あるいは、より多数の本数をまとめて発光させてもよい。いずれにしても、各ラインともに、発光時間を等しくし、次のゲートの ON

10 N より前に消光することが必要である。この方式の場合の大きなメリットは、液晶 3 の応答速度が第 3 の実施形態の場合に比べて遅くて良い、発光期間を長く取ることが可能となるため、ディスプレイとしての輝度が上がる点などである。

すなわち、第 3 の実施形態の方法の場合には、液晶 3 が全表示情報対応した状態になって初めて発光させているので、16.7 ms から TFT 8 での書き込み時間（1 走査線（1 ゲート電極）あたりのゲートの ON 時間 × 走査線数）と液晶 3 の応答時間を引いたものが発光期間として利用しうる。

15

これに対して、第 4 の実施形態で述べている方法で 1 走査線毎に光出力層 4 のタイミングを変える場合、原理的には、16.7 ms から 1 走査線あたりのゲートの ON 時間と液晶 3 の応答時間とを引いたものが発光期間として利用しうる。それゆえ、液晶 3 の応答時間に対する制約は第 3 の実施形態より緩い。また、液晶 3 の応答速度が同じとすると、第 4 の実施形態の方が発光時間が長くとることができ、ディスプレイとし

20

THIS PAGE BLANK (USPTO)

での輝度が向上する。

光出力層 4 から発光される時間は、上述したように各表示フレーム時間の 5 % 以上 7 0 % 以下であることが好ましい。より好ましくは 1 5 % 以上 4 0 % 以下である。

5 1 走査線に対応した光出力層 4 ごとにタイミングを変える場合には、各光出力層 4 は別々に制御することが必要となる。それゆえ、例えば図 1 (a) 、図 1 (b) に示す構成で説明すると、金属電極 5 がゲート電極 9 に対応しているため、この金属電極 5 は光出力層 4 に対応してパターニングされる必要がある。光出力層 4 を構成している他方の電極である透明電極 7 は、パターニングされてもされていなくとも構わない。

10 また、光出力層 4 が R G B の繰り返しになっている場合、R G B の 3 本をまとめて発光させるのも良い方法である。なぜなら、R G B の 3 つで一つの表示単位になるため、その発光期間が同一の方が好ましい。3 本まとめて発光・消光させる場合には、3 本まとめて制御すればよい。

15 3 本より多い数をまとめて制御する場合も同様にすればよい。多数をまとめるほど、パターンがラフになって作りやすい、制御するための I C の数が少なくなるといったメリットが生じる。

20 また、図 8 (a) および図 8 (b) に示すように R G B を並べることも可能である。このように配置することで、あるゲート電極 9 に対応した光出力層 4 から R G B を同時に発光させることができる。各 R G B の画素に対応した信号はソース電極 1 0 より入力する。また、図 9 (a) および図 9 (b) に示すような構成にしてもよい。尚、図 8 および図 9 とともに、(a) は光制御素子の構造を示す平面図であり、(b) はその断面図である。尚、図 9 (b) において、2 0 はガラス性の基板である。

THIS PAGE BLANK (USPTO)

以上のように、本発明の光制御素子の駆動方法は、各走査電極（実施の形態においてはゲート電極 9）ごとに光源（光出力層）の輝度を調整できるため、低消費電力化が可能となる。例えば、最大輝度 500 cd/m^2 のディスプレイを作製しようとした場合、通常のバックライト付き液晶ディスプレイでは、バックライトを常に 500 cd/m^2 の輝度で光らせなければならない。例えほとんどが黒表示であっても、バックライトには 500 cd/m^2 の輝度が必要である。

これに対して、本発明の方式では、光出力層を走査電極の配置方向と一致させているので、対応するラインに求められる表示の最大輝度分だけ光らせることにより、走査電極（走査線）ごとに光源部分の輝度調整ができる。これは光出力層を複数本まとめて光らせる場合でも同じで、その対応する表示部分の最大輝度だけ光出力層を光らせればよい。このため、表示状態が暗いときには、光源部の輝度を落とすことができるので、実質的に低消費電力化が実現できる。

また、光源部分の輝度を落とすと、きめの細かい階調表示も可能となる。例えば、ディスプレイ全体での最大輝度が 500 cd/m^2 であるディスプレイを作製し、ある領域で最低輝度 5 cd/m^2 、最大輝度 10 cd/m^2 の表示をするケースを考える。通常のディスプレイではバックライトが 500 cd/m^2 であるため、液晶の透過率のみで 5 cd/m^2 から 10 cd/m^2 の変化を調整しなければならない。しかし、これは液晶の透過率 $2.5\% \sim 5\%$ の領域での調整ということになり、温度分布やセル厚むらなどの様々な特性変動要因を考えると、きめの細かい階調表示が容易とはいえない。

これに対して、本発明の方式では、その領域の光源部分の輝度を 10

THIS PAGE BLANK (USPTO)

c d / m² に設定し、液晶の透過率 5 0 % ~ 1 0 0 % の変化を用いて表示することができる。こうすることにより、表示の特性変動要因を受け難くくなり、きめの細かい表示が可能となる。

また、視認性の観点に立つと、黒に近い表示状態での微妙な濃淡が表示の美しさに大きく寄与している。このことを考え合わせると、本方式のメリットは非常に大きいといえる。また、8 ビットの階調データではなく、1 0 ビットや 1 2 ビットの階調データが送られてきたとき、黒に近い表示の階調をきめ細かくきちんと出すためにも、本方式は適しているといえる。

さらに、通常の有機 E L ディスプレイと比較した場合の本方式のメリットとして、本方式では a - S i - T F T でよいという点が挙げられる。

通常の有機 E L を用いたディスプレイの場合、表示容量（走査線数）を上げようとする、p - S i - T F T が必要といわれており、その T F T も液晶用とは異なり、1 画素につき複数個（通常 2 ~ 4 個）の T F T が必要といわれている。このことは、製造が困難となることやコストアップの要因となる。

一方、本方式の光制御素子を用いたディスプレイでは、T F T を用いる場合でも、液晶を駆動するための T F T、たとえば a - S i - T F T を用いることができる。よって、生産性、コストの点から有利となる。

また、本実施の形態では、光源部分を持ったディスプレイとして本方式の光制御素子を説明してきたが、透過・反射両用型のディスプレイとしても用いることができる。もちろん、適切な光学設計や光学部材配置が必要であることは言うまでもないが、それらをきちんと行えば、暗い環境下では光源部を点灯して透過型ディスプレイとして用い、明るい環

THIS PAGE BLANK (USPTO)

境下では反射型ディスプレイとして用いることができる。

尚、本実施形態では液晶素子部としてTFT駆動型液晶を例に説明したが、他の液晶（例えば、強誘電性液晶、反強誘電性液晶、PDLCなど）でもよいことは言うまでもない。

5 次に、上記実施の形態にかかる具体的実施例を以下に説明する。

（実施例1）

本発明の第1の実施例は、前記した第1の実施形態に係る光制御素子についての具体的な実施例である。以下に、本発明の第1の実施例を図1（a）、図1（b）に基づいて説明する。

10 ガラスからなる基板1上に金属電極5を形成し、ストライプ状にパターンニングする。その上に、発光層6として有機EL層を形成する。ここで、前記有機EL層は、一本毎にRGBの各々の色に発光する層を形成する。さらに、その上に、パターンニングしないITO膜からなる透明電極7が形成される。

15 上記透明電極7上に偏光機能層13が形成される。その形成方法は、配向膜（図1（a）、図1（b）では省略）を形成し、その配向膜をラビングし、該配向膜上に二色性色素を混合した反応性液晶高分子を塗布する。これによって反応性液晶高分子および混入された二色性色素が一方向に配列することとなる。次に、光照射によって高分子を重合させると、高分子が一方向に配列した状態で固定され、偏光機能を有する膜である偏光機能層13になる。さらにこの偏光機能層13上全面に、対向電極11としてITO膜を形成し、さらに配向膜15を塗布し、ラビングする。

20

一方、基板2上にはTFT8およびそれらをつなぐ配線が形成される。

THIS PAGE BLANK (USPTO)

各 T F T 8 は走査電極（ゲート電極） 9 および信号電極（ソース電極） 10 で繋がっている。また、各画素毎に I T O 膜からなる画素電極 12 が形成される。

次に、上記したように作製した基板 1 および基板 2 を貼り合わせ、T N 型表示用ネマティック液晶を注入し、周辺を封止する。ここで、走査電極（ゲート電極） 9 もしくは信号電極（ソース電極） 10 のどちらかを、光出力層 4 のストライプ配置方向と一致させることが重要である。本実施例 1 においては、走査電極（ゲート電極） 9 が光出力層 4 のストライプ配置方向と一致するように形成されている。

（実施例 2）

本発明の第 2 の実施例について、図 6 を用いて説明する。図 6 には、本実施例に係る光制御素子の構造を示す断面図が示されている。

本実施例に係る光制御素子は、光出力層 4 が配置されたガラスからなる基板 1 と、T F T 8 が形成されたガラスからなる基板 2 とが対向配置され、両基板 1、2 間に液晶 3 が配置されている。

さらに詳しく説明すると、ガラスからなる基板 1 の面上で液晶 3 配置側と反対側に、I T O 膜からなる透明電極 7 が配置され、さらにこの透明電極 7 上に、発光層 6 である有機 E L 層がストライプ状に設けられ、さらに発光層 6 上にパターンニングされない金属電極 5 が設けられている。上記基板 1 のもう一方の面上には、偏光機能層 13（ここでは偏光板が用いられているので、本実施例では以後偏光板 13 と記載する）が配置され、該偏光板 13 の全面に I T O 膜からなる対向電極 11 が設けられている。さらに、該対向電極 11 上には、液晶 3 を配向させるための配向膜 15 が設けられている。

THIS PAGE BLANK (USPTO)

一方、ガラスからなる基板 2 の液晶 3 配置側の面上には、T F T 8 およびこれら T F T 8 を繋ぐ配線が配置されている。各 T F T 8 は走査電極（ゲート電極）9 および信号電極（ソース電極）（図 6 には図示されていない）で繋がっている。また、各画素毎に I T O 膜からなる画素電極 1 2 が配置され、さらにその上に配向膜 1 5 が設けられている。また、基板 2 のもう一方側の面上には、偏光板 1 4 が配置されている。

上記液晶 3 の液晶材料としては、T N 型表示用ネマティック液晶が用いられている。尚、走査電極（ゲート電極）9 もしくは信号電極（ソース電極）（図 6 には図示されていない）のどちらかを光出力層のストライプ配置方向と一致させることが重要であるので、本実施例においては、走査電極（ゲート電極）9 と光出力層 4 のストライプ配置方向を一致させている。

次に、上記した、図 6 に示されているセル（光制御素子）を作製する具体的な手順について説明する。方法としては、大きく分けて次の 2 つが考えられる。

（１）有機 E L 層を形成した後、T F T 基板を貼り合わせる。

（２）T F T 基板を貼り合わせた後、有機 E L 層を形成する。

以下に、これらの方法を詳しく説明する。尚、T F T 基板とは、基板 2 に T F T 8、ゲート電極 9、ソース電極 1 0、画素電極 1 2、配向膜 1 5 等が形成された基板のことである。

まず、（１）有機 E L 層を形成した後、T F T 基板を貼り合わせる方法について、図 1 0（a）ないし図 1 0（h）、および図 1 1（a）および図 1 1（b）に基づいて説明する。

まず、第 1 の工程としてガラスからなる基板 1（図 1 0（a）参照）

THIS PAGE BLANK (USPTO)

の一方側の面上に、有機EL素子（光出力層4）の駆動用電極（透明電極7）としてITO膜を成膜し、フォトリソ工程によりパターンを形成する（図10（b）参照）。尚、基板1は、視差のない良好な表示を可能とするため、なるべく薄い方がよい。

5 次に、第2の工程として、基板1の他方の面上に偏光板13を形成し（図10（c）参照）、その上に液晶駆動用の対向電極11をITO膜にて形成する（図10（d）参照）。尚、この第2の工程においては、液晶駆動用の対向電極11を形成した後に偏光板13を形成してもよい。

10 次に、第3の工程として、対向電極11上に液晶3を配向させるための配向膜15を成膜し、ラビングを行う（図10（e）参照）。この配向膜15としては、先に形成した偏光板13を考慮して、低温焼成で成膜可能な材料を用いることが好ましい。次に、必要があれば、配向膜15を保護するためのラミネートフィルム18を貼り付ける（図10（f）参照）。

15 次に、第4の工程として、透明電極7上に、発光層6として有機EL層をストライプ状に形成した（図10（g）参照）後、有機EL素子（光出力層4）の駆動用電極の陰極である金属電極5を形成する（図10（h）参照）。更にこの後、発光層6側を封止基板（図示せず）によって覆うことが好ましい。これは、有機ELの劣化を防ぐためである。尚、
20 上記発光層6は、1本毎にRGBに発光する層にて形成されている。

 次に、第5の工程として、TFT基板を貼り合わせる（図11（a）参照）。このとき、配向膜保護用のラミネートフィルム18が貼り付けられている場合は剥がしてから、TFT基板と貼り合わせる。尚、上記第3の工程の説明では、ラミネートフィルム18を貼り付ける前にラビ

THIS PAGE BLANK (USPTO)

ングを行うとしたが、ラミネートフィルム 1 8 を剥がした後にラビング
することも可能である。

第 6 の工程として、その後、偏光板 1 4 を基板 2 上に形成し、基板の
貼り合わせ終了後に液晶 3 として T N 型表示用ネマティック液晶を注入
5 する（図 1 1 （b）参照）。このとき、発光層 6 側が封止基板によって
覆われている場合に真空注入を行なうと、この封止基板が内圧によって
割れる場合がある。このため、液晶材料を注入する場合、液晶の注入口
の逆側から排気を行いながら注入することが好ましい。また、T F T 基
板を貼り合わせる時に、液晶材料を予め滴下しておき、T F T 基板を貼
10 り合わせる、いわゆる滴下注入も有力な手段である。

次に、（2）T F T 基板を貼り合わせた後、有機 E L 層を形成する方
法について、図 1 2 （a）ないし図 1 2 （e）、および図 1 3 （a）な
いし図 1 3 （c）に基づき説明する。

まず、第 1 の工程としてガラスからなる基板 1 （図 1 2 （a）参照）
15 の一方側の面上に、有機 E L 素子（光出力層 4）の駆動用電極（透明電
極 7）として I T O 膜を成膜し、フォトリソ工程によりパターンを形成する
（図 1 2 （b）参照）。尚、基板 1 は、視差のない良好な表示を可能と
するため、なるべく薄い方がよい。

次に、第 2 の工程として、基板 1 の他方の面上に偏光板 1 3 を形成し
20 （図 1 2 （c）参照）、その上に液晶駆動用の対向電極 1 1 を I T O 膜
にて形成する（図 1 2 （d）参照）。尚、この第 2 の工程においては、
液晶駆動用の対向電極 1 1 を形成した後に偏光板 1 3 を形成してもよい。

次に、第 3 の工程として、対向電極 1 1 上に液晶 3 を配向させるため
の配向膜 1 5 を成膜し、ラビングを行う（図 1 2 （e）参照）。この配

THIS PAGE BLANK (USPTO)

向膜 1 5 としては、先に形成した偏光板 1 3 を考慮して、低温焼成で成膜可能な材料を用いることが好ましい。

次に、第 4 の工程として T F T 基板を貼り合わせる（図 1 3 （a）参照）。

5 次に、第 5 の工程として、透明電極 7 上に発光層 6 としての有機 E L 層を形成する（図 1 3 （b）参照）。形成前に、透明電極 7 の洗浄が必要な場合には液晶の注入口をふさぎ、洗浄液が配向膜 1 5 との間に侵入しないようにする必要がある。その後、有機 E L 層を蒸着によって形成する場合には、全体をチャンバーの中に入れて真空にする必要がある。
10 この時、侵入口をふさいだ状態であると、内圧によって基板が割れる可能性がある。このため、注入口をふさいでいる物を取り除く必要がある。有機 E L 層を形成した後、有機 E L 素子（光出力層 4）の駆動用電極の陰極である金属電極 5 を形成する（図 1 3 （b）参照）。更にこの後、発光層 6 側を封止基板（図示せず）によって覆うことが望ましい。これ
15 は、有機 E L 層の劣化を防ぐためである。

最後に第 6 の工程において、基板 2 上に偏光板 1 4 を形成した後、液晶 3 として T N 型表示用ネマティック液晶を注入する（図 1 3 （c）参照）。このとき、発光層 6 側が封止基板によって覆われている場合に真空注入を行なうと、この封止基板が内圧によって割れる場合がある。こ
20 のため、液晶材料を注入する場合、液晶注入口の逆側から排気を行いながら注入することが好ましい。

（実施例 3）

本発明の第 3 の実施例について、図 7 を用いて説明する。図 7 には、本実施例に係る光制御素子の構造を示す断面図が示されている。

THIS PAGE BLANK (USPTO)

本実施例に係る光制御素子は、前記した実施例 2 に係る光制御素子の構成において、偏光機能層 1 3（本実施例では偏光板が用いられているので、本実施例においては以後、偏光板 1 3 と記載する。）と対向電極 1 1 との間に、ガラスからなる基板 2 0 がさらに配置された構成となっている。その他の構成は、実施例 2 に係る光制御素子の構成と同じである。

本実施例に係る光制御素子の製造方法について、以下に説明する。

まず、ガラスからなる基板 1 上に I T O 膜にて透明電極 7 形成し、ストライプ状にパターニングする。その後、発光層 6 として有機 E L 層を形成する。ここで、発光層 6 は、一本毎に R G B に発光する層にて形成されている。さらにその上に、パターニングしない金属電極 5 を形成する。また、ガラス基板 2 0 上の全面に I T O 膜にて対向電極 1 1 を形成し、その後、この対向電極 1 1 上に液晶 3 を配向させる為の配向膜 1 5 を塗布し、ラビングする。

基板 2 上に T F T 8 およびそれらをつなぐ配線が形成される。各 T F T 8 は走査電極（ゲート電極） 9 および信号電極（ソース電極）（図 7 には図示されていない。）で繋がっている。また、各画素には I T O 膜からなる画素電極 1 2 が形成される。

次に、上記のように作製した基板 2 とガラス基板 2 0 とを貼り合わせ、その間に T N 型表示用ネマティック液晶を注入し、周辺を封止する。ガラス基板 2 0 上で、且つ液晶 3 とは反対の面側に偏光板 1 3 を形成し、さらに、この偏光板 1 3 上に基板 1 を貼り合わせる。ここで、走査電極（ゲート電極） 9 もしくは信号電極（ソース電極）（図 7 には図示されていない。）のどちらかを光出力層 4 のストライプ配置方向と一致させ

THIS PAGE BLANK (USPTO)

ることが重要である。本実施例 3 においては、走査電極（ゲート電極）9 と光出力層 4 のストライプ配置方向を一致させている。

（実施例 4）

5 本発明の第 4 の実施例として、図 1（a）、図 1（b）に示されている光制御素子を、図 4 に示されているようなインパルス型の表示方法にて駆動する場合について説明する。

10 本実施例における駆動方法は、ゲート電極（走査電極 G 1，G 2，G 3，・・・）より順次信号を送り、ゲートを ON する。これに同期させてソース電極（信号電極 S 1，S 2，S 3，・・・）より画素の求める表示状態に応じたデータ信号をソース電極より送ってマトリクス表示する。画素に印加される電圧の例を画素（G 1－S 1，G 2－S 1，・・・）について示す。画素に印加される電圧に応じて光透過量が制御される。尚、図 4 に示す表示方法においては、T F T 8 が n 本のゲート電極を持つものとして描かれている。電極より信号を送って表示内容を液晶
15 部分に送っている間は光出力層 4 は光らせないで置く。そして、液晶部分が表示内容に対応した状態になった後（信号に対して液晶が十分に回答しきった後）に、光出力層 4 から発光させる。このようにすると、インパルス型の表示が実現する。

（実施例 5）

20 本発明の第 5 の実施例として、図 1（a）、図 1（b）に示されている光制御素子を、図 5 に示されているような、光出力層 4 の発光期間を変えるインパルス型の表示方法にて駆動する場合について説明する。

ゲート電極（走査電極 G 1，G 2，G 3，・・・）より信号を送り、ゲートを ON する。これに同期させて画素の求める表示状態に応じたデ

THIS PAGE BLANK (USPTO)

ータ信号をソース電極（信号電極 S 1, S 2, S 3, . . .）より送ってマトリクス表示する。画素に印加される電圧の例を画素（G 1 - S 1, G 2 - S 1, . . .）について示す。画素に印加される電圧に応じて光透過量が制御される。ゲートを OFF して一定時間後に、発光層 6 から光を出力する（図 5 中、OP 1 と示す）。すなわち、各ゲート線について、ゲート信号を OFF して、液晶 3 が十分この電圧に応答した後、そのゲート線に対応した発光層 6 を発光させる。このように、駆動することにより、図 5 のようにインパルス型の表示が実現する。

ここでは、前記光出力層 4 のストライプ配置方向を、走査信号を印加する電極（ゲート電極 9）の方向と一致させている。液晶表示部分の表示内容は、走査信号に対応して表示され、走査のタイミングを、RGB を構成する走査線毎に異ならせている。それに対応して発光層 6 のタイミングも変化するわけである。

（実施例 6）

本発明の第 6 の実施例として、前記実施例 5 における光出力層 4 の発光タイミングと発光タイミングを異ならせた駆動方法について、以下に説明する。本駆動方法における光出力層 4 の発光タイミングは、図 5 中に OP 2 として示すように、光出力層 4 が RGB の繰り返しになっており、RGB の 3 本をまとめて、1 組にして発光させるものである。そして、1 組の RGB では、各ラインともに発光時間を等しくし、次のゲートの ON より前に消光させる。さらに、RGB の 3 本で 1 組の表示単位になるため、その発光期間を同一にし、発光・消光させる場合に、3 本まとめて信号を送り、制御することが可能である。

このように構成することにより、発光層 4 を制御するための IC ドラ

THIS PAGE BLANK (USPTO)

イバー数を減らすことが可能となり、線順次駆動型のインパルス表示を行うことができる。

さらに、3本より多い数をまとめて制御することも可能である。多数をまとめて駆動するほど、電極および発光層パターンがラフになって表示装置が作り易くなり、制御するためのIC数を少なくすることができるといったメリットが生じることとなる。

(実施例7)

次に、光出力層4について、図1(a)、図1(b)に示す構成とは別の構成を具備する第7の実施例を、図2(a)、図2(b)を用いて説明する。

ガラスからなる基板1に、光出力層として光導波路16を形成し、表示部の構成範囲外に光導波路16と光学的に結合した光源17を配置する。本実施例においては、光源17の発光層6として有機ELを用いた例を示している。

次に、配向膜(図2(a)、図2(b)では省略)を形成し、その配向膜をラビングし、該配向膜上に二色性色素を混合した反応性液晶高分子を塗布する。これによって反応性液晶高分子および混入された二色性色素が一方向に配列する。つぎに光照射によって高分子を重合させることにより、高分子が一方向に配列した状態が固定され、偏光機能層13

(本実施例では偏光板が用いられているので、本実施例においては以後偏光板13と記載する。)になる。さらにこの偏光板13上に、ITO膜にて対向電極11を形成し、所定の形状にパターニングする。さらに配向膜15を塗布し、ラビングする。

一方、基板2上にITO膜をパターニングして画素電極12を形成す

THIS PAGE BLANK (USPTO)

る。次に、上記で作製した基板 1 および基板 2 を貼り合わせ、液晶 3 として反強誘電性液晶を注入する。ここで、走査電極（ゲート電極）もしくは信号電極（ソース電極）（両電極は図 2 には図示されていない）のどちらかを、光出力層として機能する光導波路 1 6 のストライプ配置方向と一致させることが重要である。本実施例においては、走査電極（ゲート電極）と光導波路 1 6 のストライプ配置方向とを一致させている。

本発明に係る光制御素子は、以上のように、少なくとも 1 つの光出力層が配置された第 1 の基板と光透過機能を有する第 2 の基板とを対向させ、該第 1 の基板と第 2 の基板との間に液晶を挟持し、該第 1 の基板および第 2 の基板のいずれかに複数の走査信号を印加する電極が形成され、該第 1 の基板および第 2 の基板のいずれかに複数の信号電極を印加する電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該配置方向が走査信号を印加する電極の方向と一致している。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する電極に対応する光出力層毎に発光のタイミングを変化させることも可能となり、インパルス型表示を実現することができる。

また、光出力層が組み込まれているため、薄型化を実現することができる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えば R G B の光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

5 以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

10 また、本発明に係る光制御素子は、少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電極を印加するソース電極が形成され、前記光出力層がストライプ状に配置され、該配置方向がゲート電極の方向と一致している構成とするこ
15 とも可能である。

上記の構成によれば、光出力層が走査信号を印加するゲート電極の方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを変化させる
20 ことも可能となり、インパルス型表示を実現することができる。

また、光出力層が組み込まれているため、薄型化を実現することもできる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばRGBの光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

5 以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

さらに、本発明の光制御素子は、上記アクティブ素子が上記第2の基板上に形成されることが好ましい。

10 例えばTFT等のアクティブ素子を作製する場合、そのプロセス温度は高い。従って、上記のように、光出力層が配置された第1の基板ではなく第2の基板にアクティブ素子を形成することにより、熱プロセスによる問題が発生しにくくなる。さらに、光出力層やアクティブ素子の歩留りは100%になりにくいことから、両者を同一の基板に作製すると歩留りが低下してしまう。そこで、上記構成のように、それぞれを第1
15 の基板と第2の基板とに分けて配置することで、歩留りの低下を抑制することもできる。

また、本発明の光制御装置は、上記第1の基板に偏光機能を有する層が形成されていることが好ましい。この構成により、例えばアクティブ素子が第2の基板に作製された場合の、熱プロセスによる問題の発生を
20 抑制することができる。

さらに、本発明の光制御素子は、前記第1の基板上に形成された光出力層が、有機EL、無機EL、およびFEDの発光体のうち少なくとも1種類以上からなる発光層により構成されており、第1の基板上に、第1の電極膜、上記発光層、および第2の電極膜がこの順に形成され、該

THIS PAGE BLANK (USPTO)

第 1 の電極膜と第 2 の電極膜間に電圧が印加されることにより、上記発
光層が発光することが好ましい。

上記の構成のような発光層は厚さを薄く形成できるので、光制御素子
全体の厚さを低減させることが可能となる。

5 さらに、本発明の光制御素子は、前記第 1 の基板上に形成される光出
力層が、光導波路と、該光導波路に結合されかつ非表示部領域に配置さ
れた光源との組み合わせにより構成されることが好ましい。

10 上記の構成により、発光部分（光源）を基板の一部分に設け、そこか
ら発光した光を光導波路によってストライプ状に形成された出力部分へ
と導くことができるため、さらなる軽量化を実現することができる。

また、本発明の光制御素子の駆動方法は、上記記載の光制御素子にお
いて、光出力層の発光時間が、各表示フレーム時間の 5 % 以上 7 0 % 以
下であることが好ましい。

15 上記方法のように、光出力層から発光される時間を上記のように限定
することにより、インパルス型表示としての特徴を保って輪郭ボケや尾
引きのない高品位の動画表示を実現し、且つ表示の輝度を高く保つこ
とができる。

さらに、光出力層の発光時間が、各表示フレーム時間の 1 5 % 以上 4
0 % 以下であることがより好ましい。

20 光出力層から発光される時間をさらに上記のように限定することによ
り、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高
品位の動画表示を確実に実現し、且つ表示の輝度を確実に高く保つこ
とができる。

また、本発明の光制御素子の駆動方法は、上記記載の光制御素子の駆

THIS PAGE BLANK (USPTO)

動方法において、各走査線に走査信号を送った後一定時間後に光出力層から光出力し、該光出力を次に走査信号が送られるまでに終了するようにすることもできる。

上記の方法によれば、光出力層の走査を、走査線毎に印加される走査信号に対応させて行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができる。これにより、インパルス型表示を実現することが可能となる。

さらに、本発明の光制御素子の駆動方法としては、異なる波長の光出力層を複数本まとめて同時に発光させる方法が好ましい。

上記の方法により、制御するための I C の数を少なくすることができる。

さらに、本発明の光制御素子の駆動方法は、配置された光出力の波長が隣り合う光出力層で互いに異なることが好ましく、さらには、その光出力層の色が R、G、B のいずれかで、これらが周期的に繰り返されることが好ましい。

尚、発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求の範囲内で、いろいろと変更して実施することができるものである。

産業上の利用可能性

以上のように、本発明に係る光制御素子およびその駆動方法によれば、有機 E L と液晶とを組み合わせたディスプレイにおいてインパルス型表

THIS PAGE BLANK (USPTO)

示を実現できるので、動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位が向上した製品の提供が可能となる。

また、光出力層が組み込まれているので、バックライト等の光源を別途設ける構成よりも薄型化、軽量化、低消費電力化される。さらに、ストライプ状に配置された光出力層毎に波長の異なる光を出力させることにより、カラーフィルタが不要となるため、さらなる低消費電力化が実現されたディスプレイを実現できる。

THIS PAGE BLANK (USPTO)

請 求 の 範 囲

1. 少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、該第1の基板および第2の基板のいずれかに複数の走査信号を印加する電極が形成され、該第1の基板および第2の基板のいずれかに複数の信号電極を印加する電極が形成された光制御素子において、

前記光出力層がストライプ状に配置され、該配置方向が走査信号を印加する電極の方向と一致していることを特徴とする光制御素子。

2. 少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、

前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電極を印加するソース電極が形成され、

前記光出力層がストライプ状に配置され、該配置方向がゲート電極の方向と一致していることを特徴とする光制御素子。

3. 上記アクティブ素子が、上記第2の基板上に形成されていることを特徴とする請求項2に記載の光制御素子。

4. 上記第1の基板に、偏光機能を有する層が形成されたことを特徴とする請求項1ないし3の何れか1つに記載の光制御素子。

5. 前記第1の基板上に形成された光出力層は、有機EL、無機EL、およびFEDの発光体のうち少なくとも1種類以上からなる発光層によ

THIS PAGE BLANK (USPTO)

り構成されており、

第 1 の基板上に、第 1 の電極膜、上記発光層、および第 2 の電極膜がこの順に形成され、該第 1 の電極膜と第 2 の電極膜間に電圧が印加されることにより、上記発光層が発光することを特徴とする請求項 1 ないし 3 の何れか 1 つに記載の光制御素子。

6. 前記第 1 の基板上に形成された光出力層は、有機 E L、無機 E L、および F E D の発光体のうち少なくとも 1 種類以上からなる発光層により構成されており、

第 1 の基板上に、第 1 の電極膜、上記発光層、および第 2 の電極膜がこの順に形成され、該第 1 の電極膜と第 2 の電極膜間に電圧が印加されることにより、上記発光層が発光することを特徴とする請求項 4 に記載の光制御素子。

7. 前記第 1 の基板上に形成される光出力層が、光導波路と、該光導波路に結合されかつ非表示部領域に配置された光源との組み合わせにより構成されることを特徴とする請求項 1 ないし 3 の何れか 1 つに記載の光制御素子。

8. 前記第 1 の基板上に形成される光出力層が、光導波路と、該光導波路に結合されかつ非表示部領域に配置された光源との組み合わせにより構成されることを特徴とする請求項 4 に記載の光制御素子。

9. 1 つの光出力層から出力される光のスペクトルが、該光出力層の場所に応じ、周期的に異なることを特徴とする請求項 1 に記載の光制御素子。

10. 一つの光出力層から出力される光のスペクトルが、各画素毎に、周期的に異なることを特徴とする請求項 9 に記載の光制御素子。

THIS PAGE BLANK (USPTO)

1 1. 請求項 1 または 2 に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の 5 % 以上 70 % 以下であることを特徴とする光制御素子の駆動方法。

5 1 2. 請求項 1 または 2 に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の 15 % 以上 40 % 以下であることを特徴とする光制御素子の駆動方法。

1 3. 請求項 1 または 2 に記載の光制御素子において、各走査線に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに前記光出力が終了することを特徴とする光制御素子の駆動方法。

1 4. 請求項 1 または 2 の何れか 1 つに記載の光制御素子において、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の光出力層を複数本まとめて同時に発光させることを特徴とする光制御素子の駆動方法。

1 5. 複数個の光出力層の色が R、G、B のいずれかによって構成され、該 R、B、G の色が周期的に繰り返されることを特徴とする請求項 1 4 に記載の光制御素子の駆動方法。

THIS PAGE BLANK (USPTO)

要 約 書

本発明の光制御素子は、複数個の光出力層（４）が配置された基板（１）と、光透過機能を有する基板（２）とを対向させ、該基板（１）と基板（２）の間に液晶（３）を挟持している。該基板（１）と基板（２）のいずれかに複数の走査信号を印加するゲート電極（９）が形成され、さらに該基板（１）と基板（２）のいずれかに複数の信号電極を印加するソース電極が形成されており、前記光出力層（４）がストライプ状に配置され、該配置方向がゲート電極（９）の方向と一致している。

THIS PAGE BLANK (USPTO)

图 1 (a)

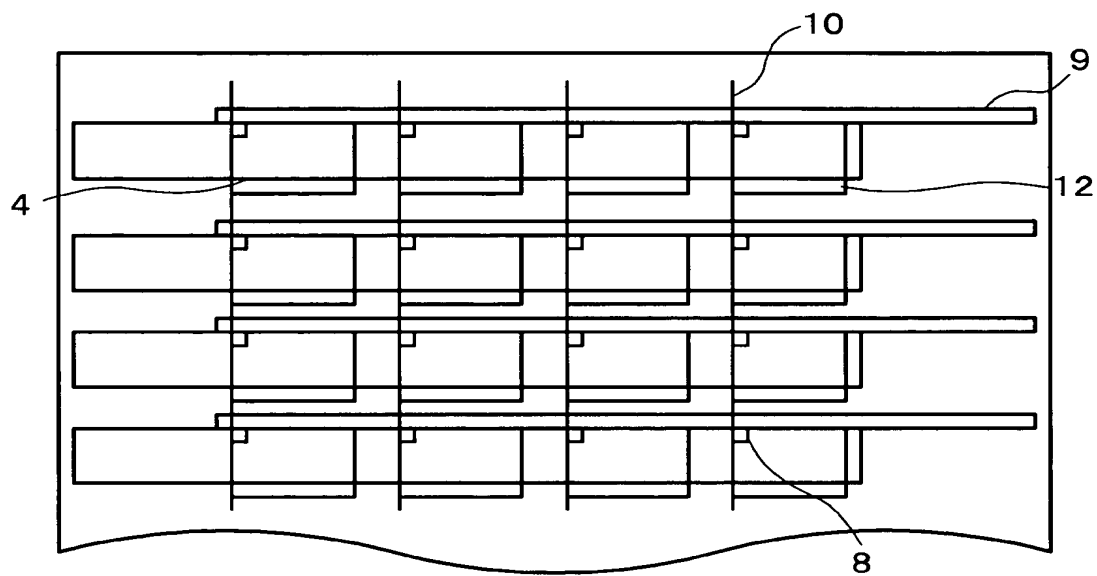
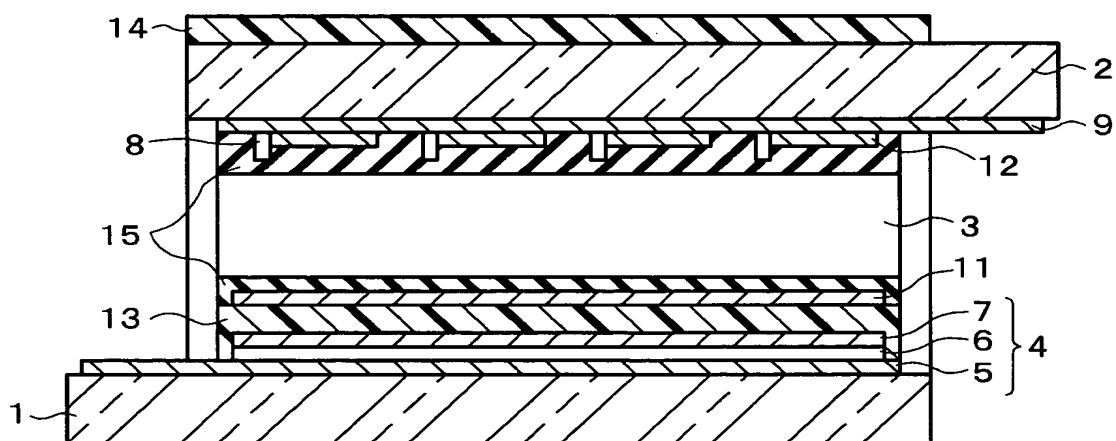


图 1 (b)



THIS PAGE BLANK (USPTO)

圖 2 (a)

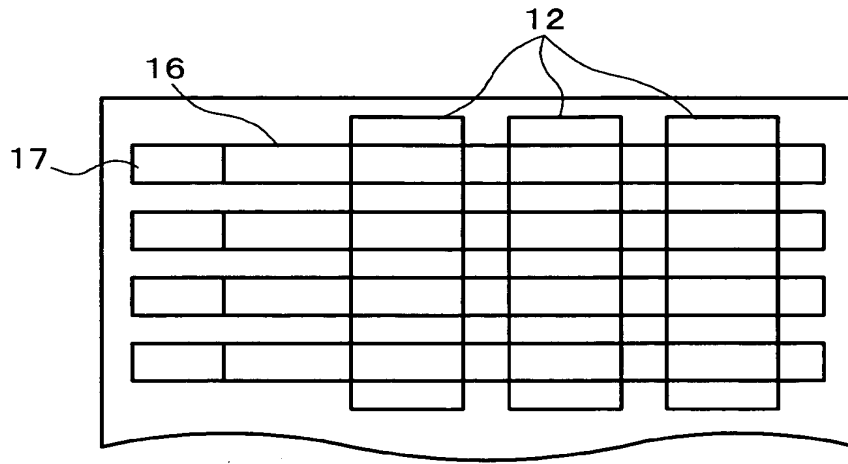
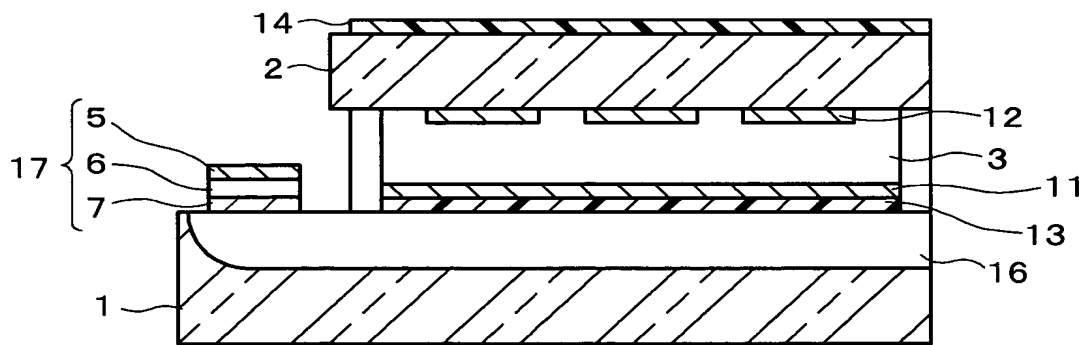
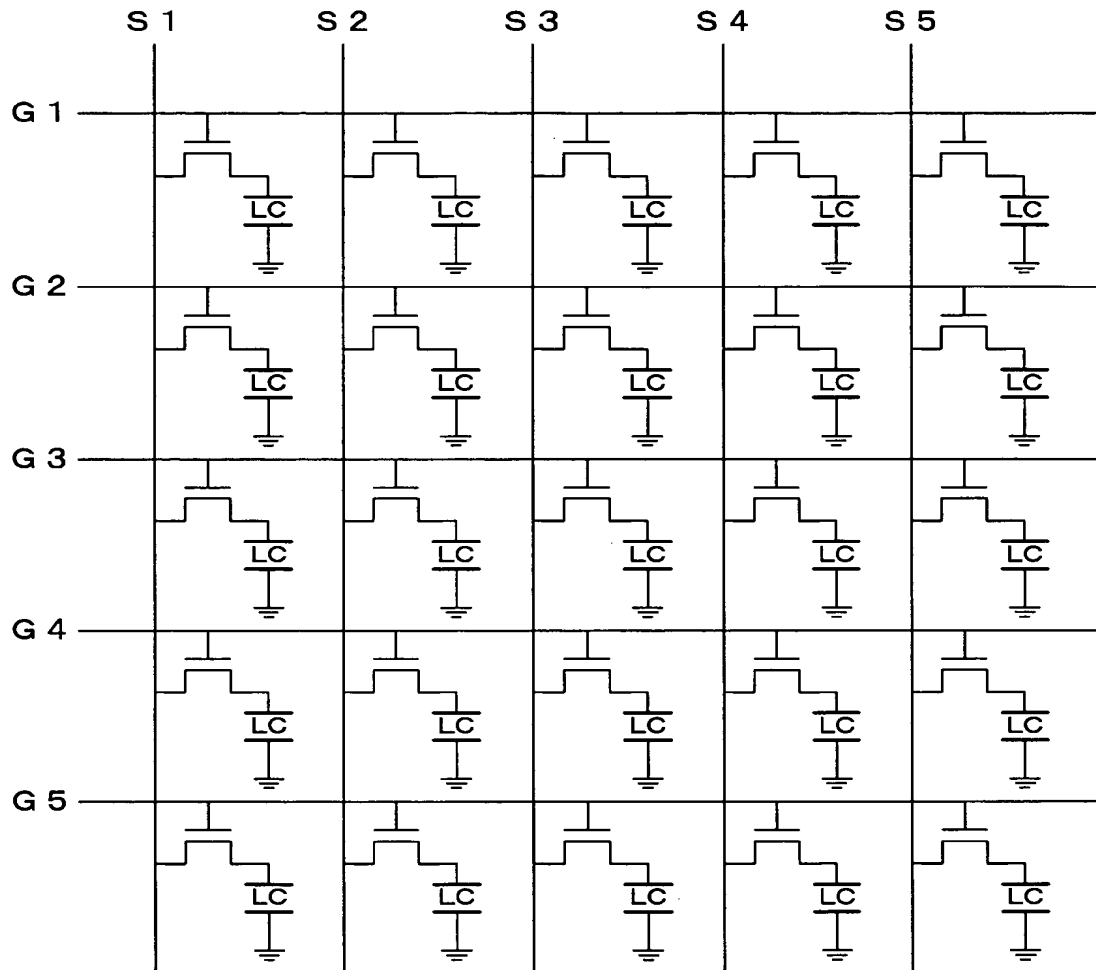


圖 2 (b)



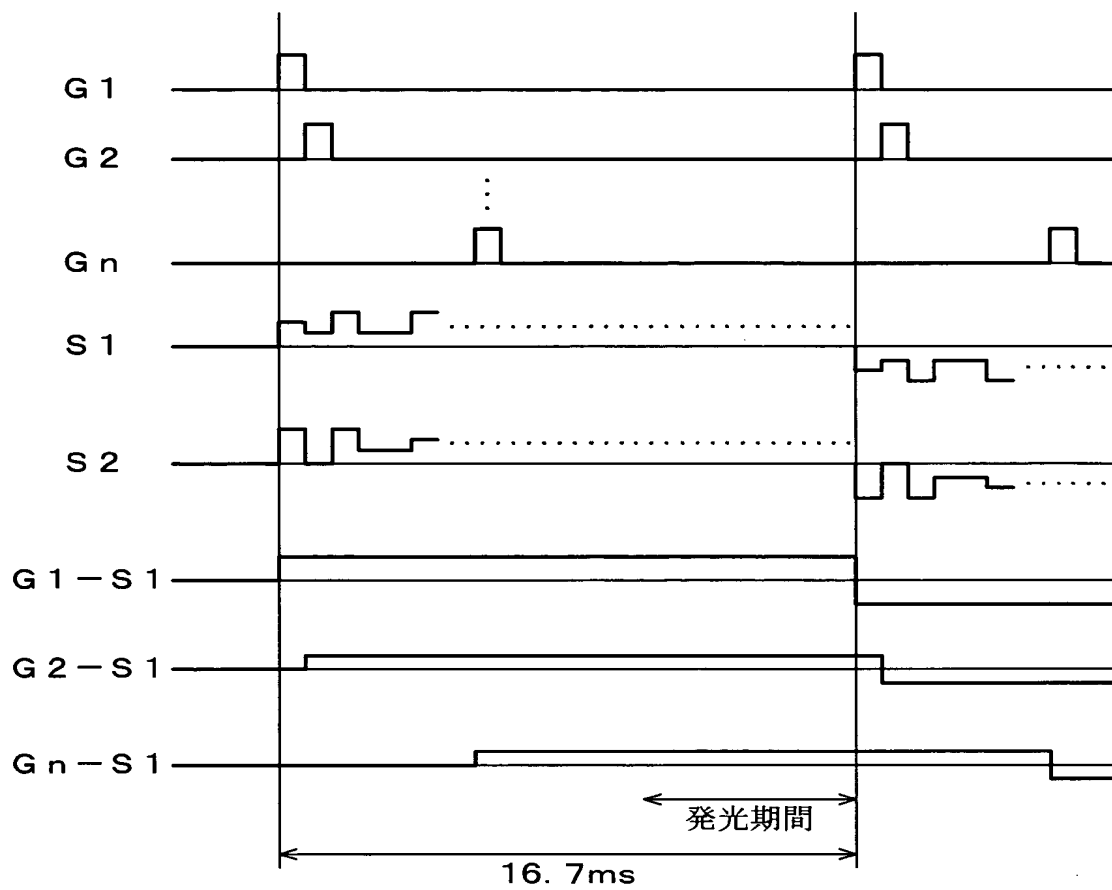
THIS PAGE BLANK (USPTO)

图 3



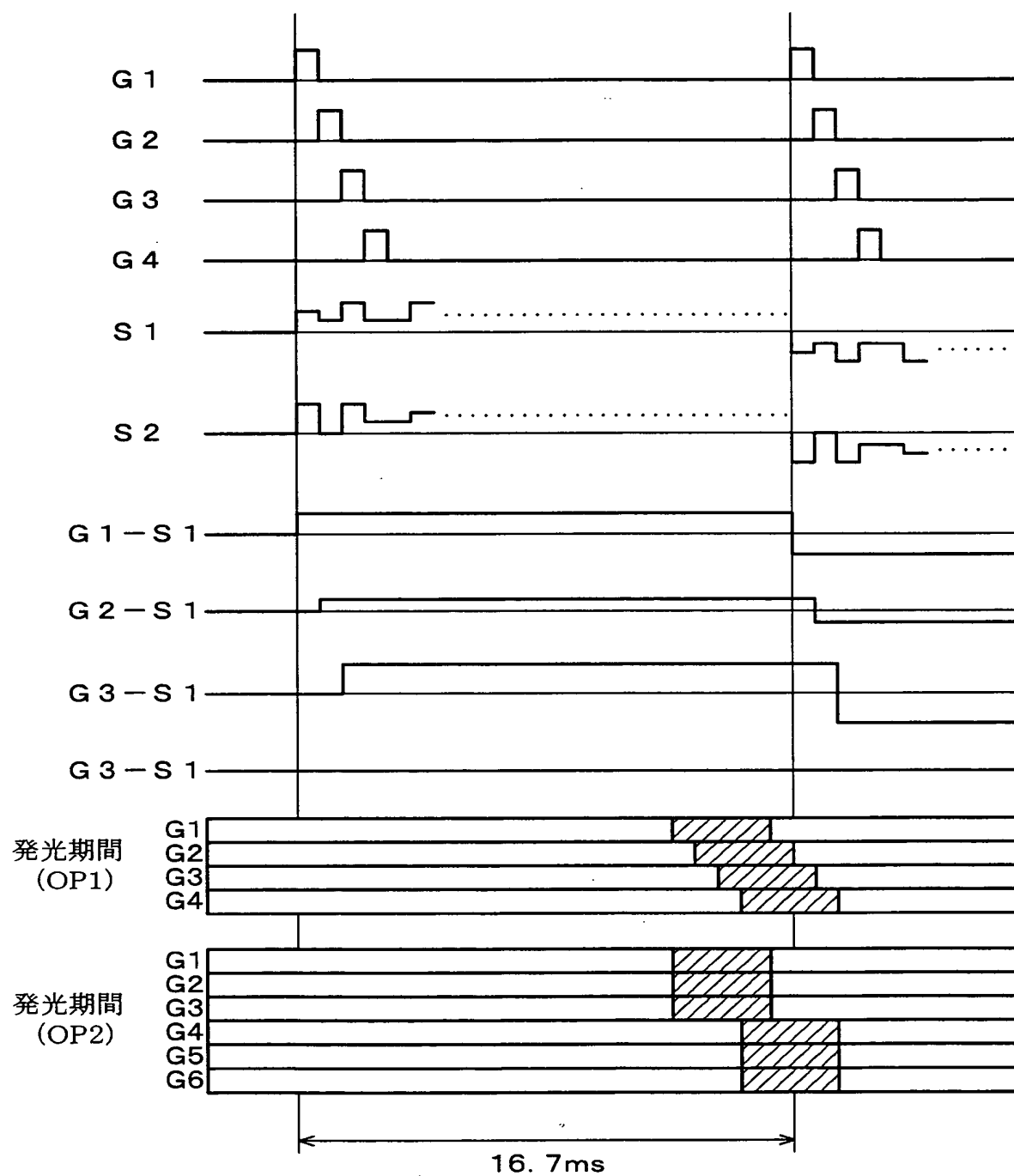
THIS PAGE BLANK (USPTO)

図 4



THIS PAGE BLANK (USPTO)

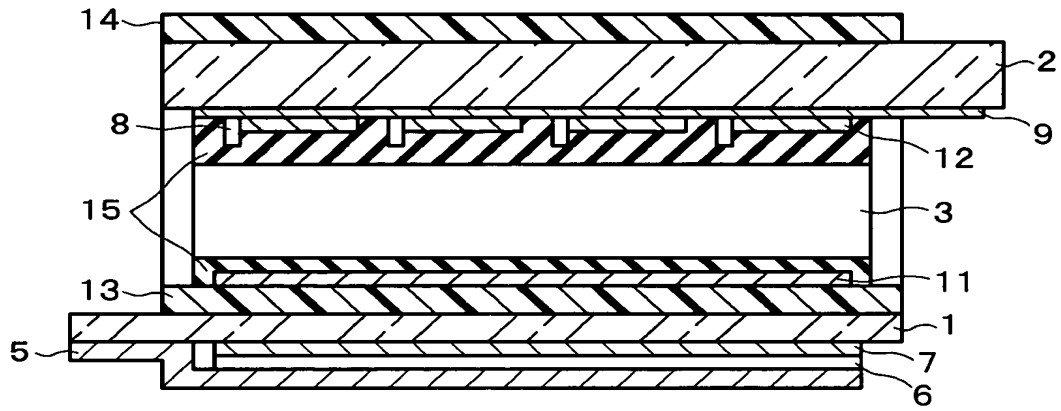
図 5



THIS PAGE BLANK (USPTO)

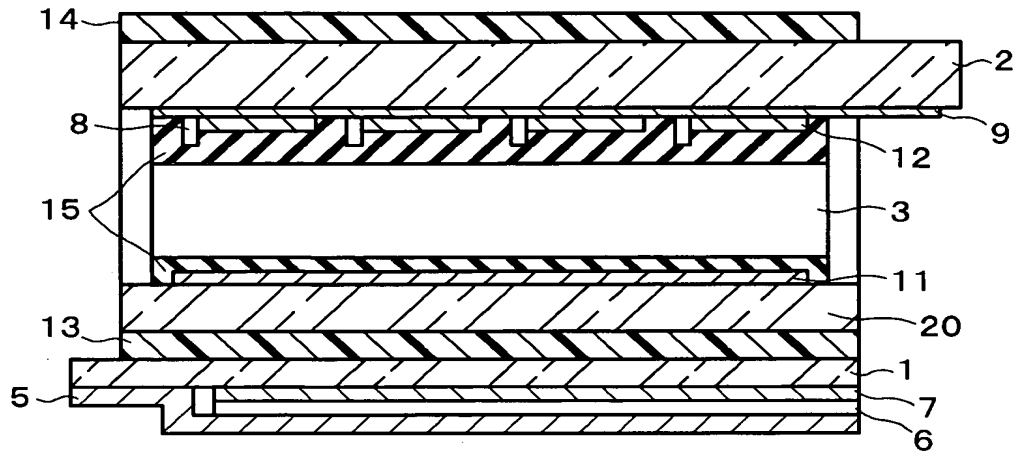
6 / 1 4

图 6



THIS PAGE BLANK (USPTO)

图 7



THIS PAGE BLANK (USPTO)

图 8 (a)

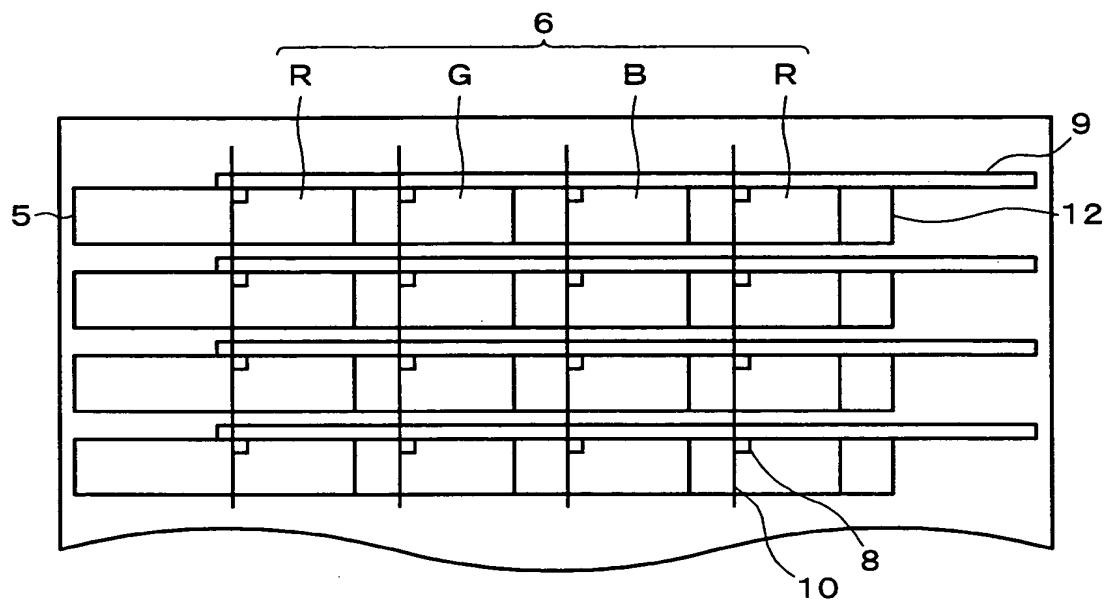
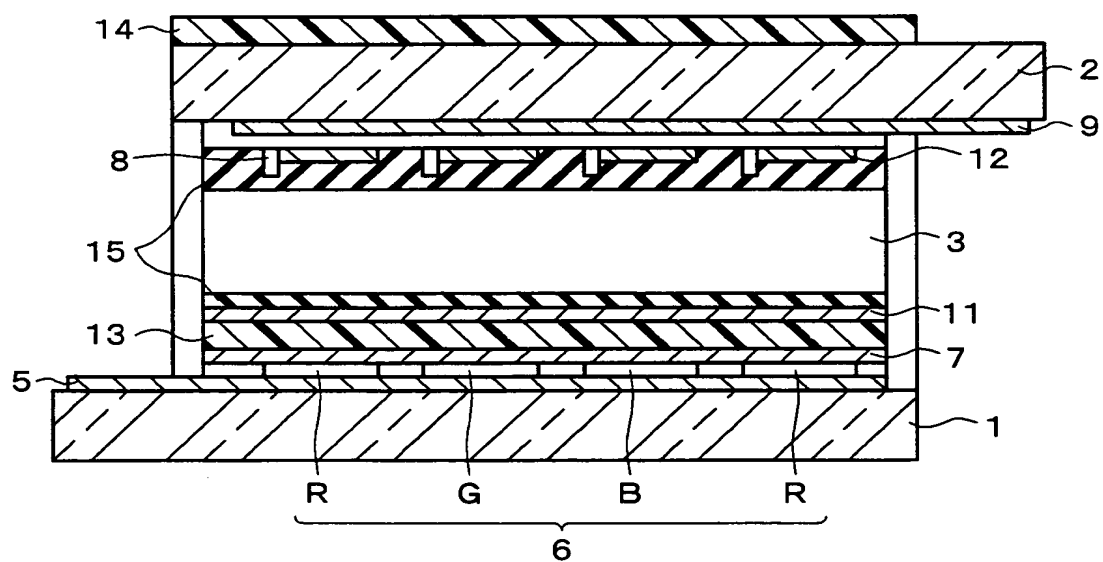


图 8 (b)



THIS PAGE BLANK (USPTO)

图 9 (a)

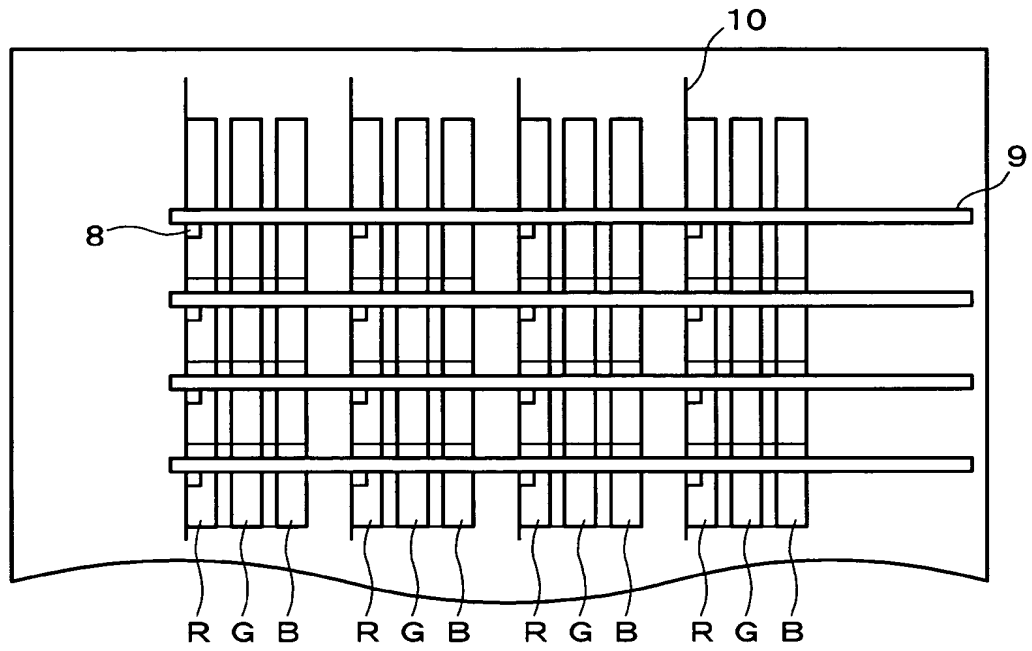
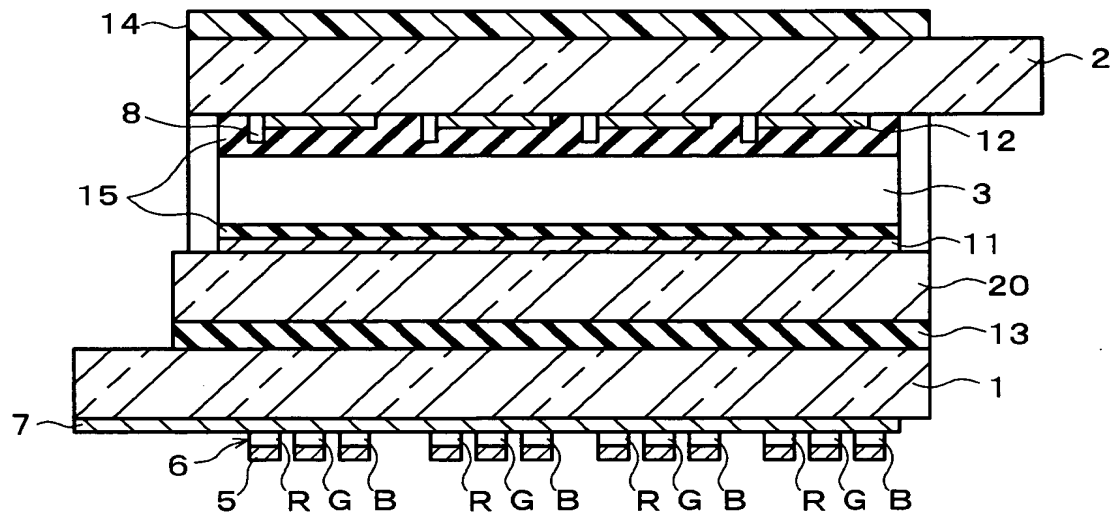


图 9 (b)



THIS PAGE BLANK (USPTO)

图 10 (a)



图 10 (b)



图 10 (c)



图 10 (d)



图 10 (e)

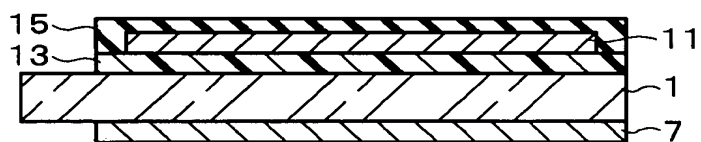


图 10 (f)

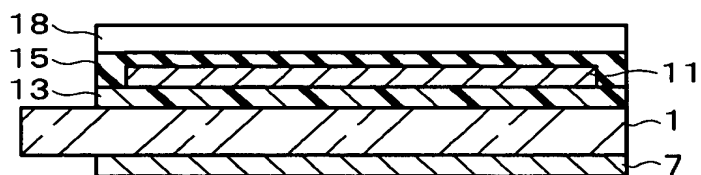


图 10 (g)

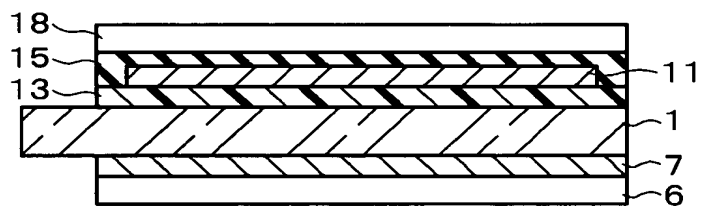
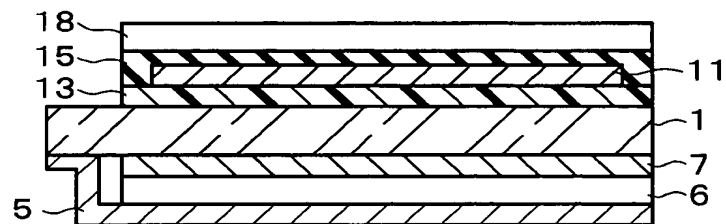


图 10 (h)



THIS PAGE BLANK (USPTO)

图 11 (a)

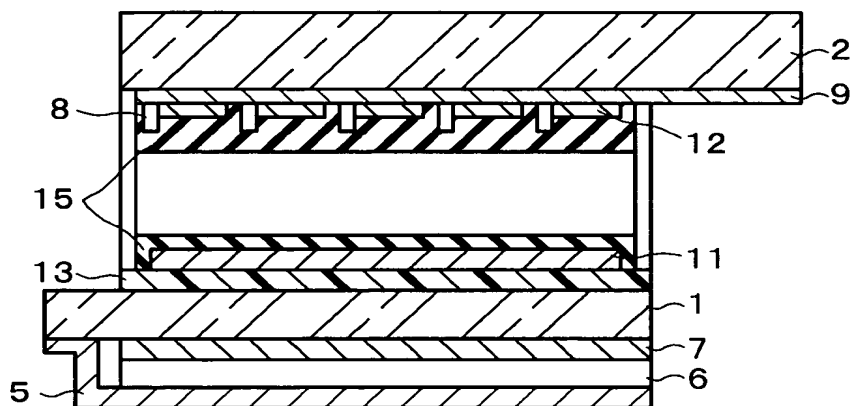
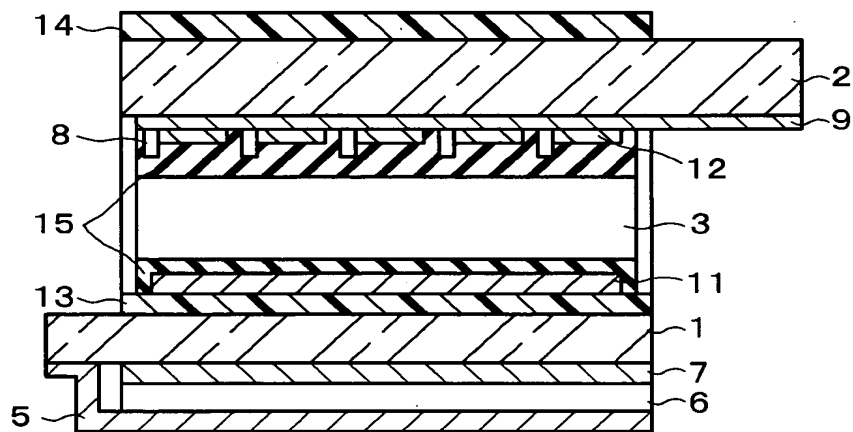


图 11 (b)



THIS PAGE BLANK (USPTO)

图 12 (a)

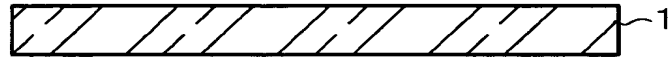


图 12 (b)

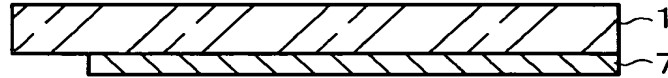


图 12 (c)

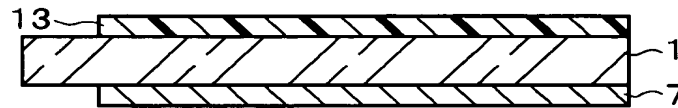


图 12 (d)

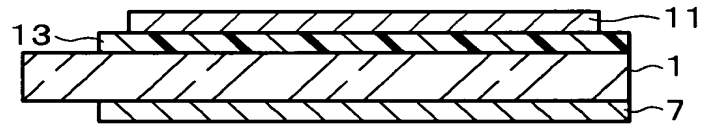
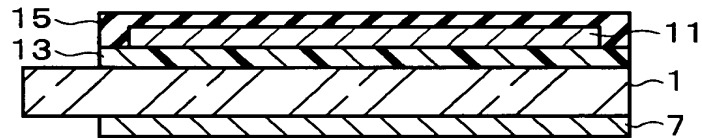


图 12 (e)



THIS PAGE BLANK (USPTO)

1 3 / 1 4

图 1 3 (a)

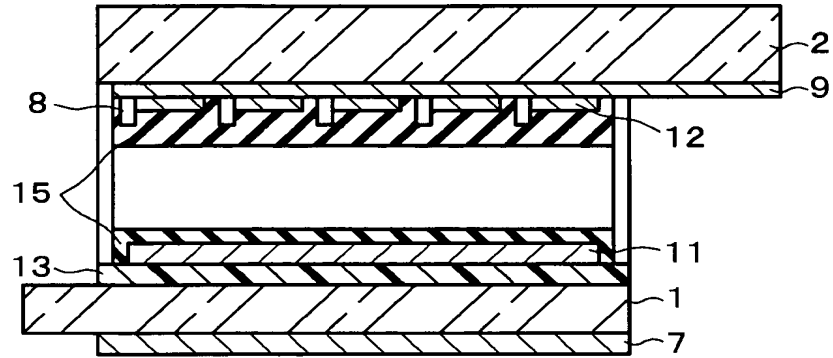


图 1 3 (b)

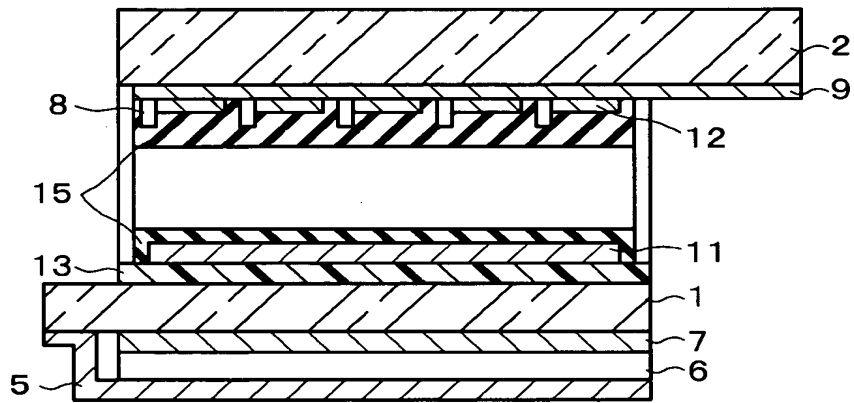
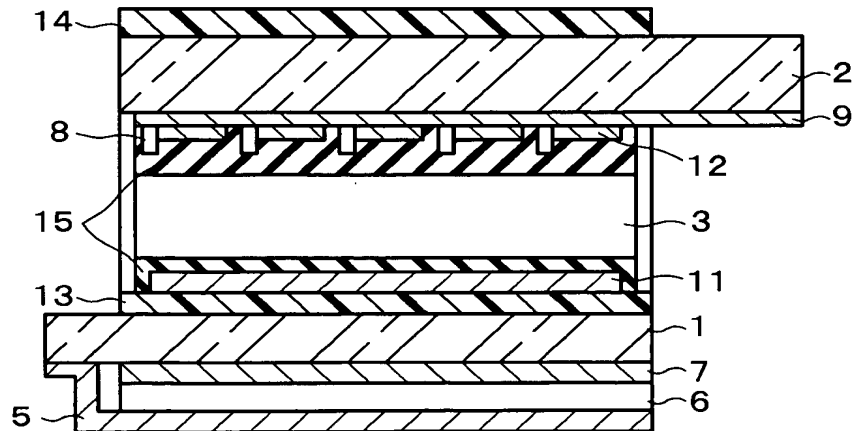
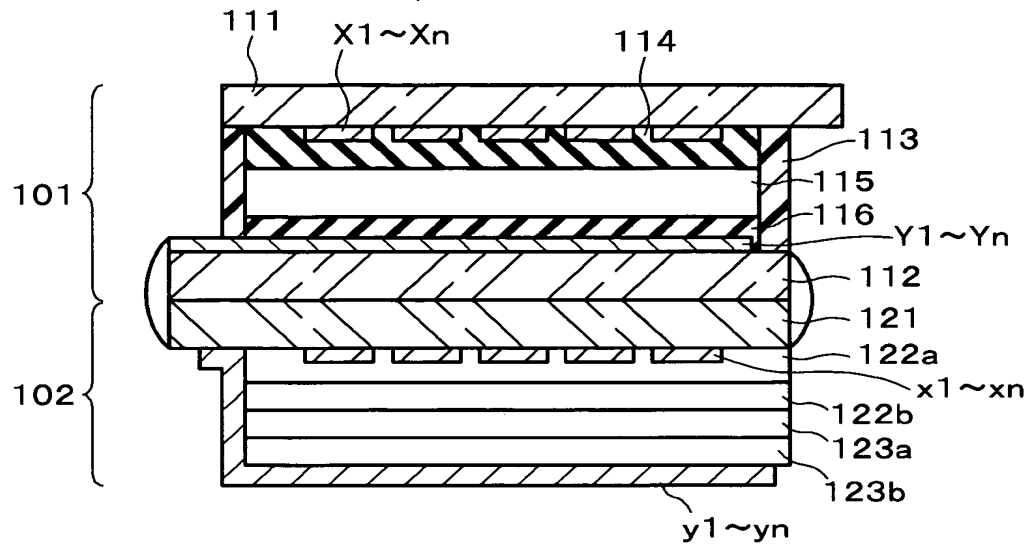


图 1 3 (c)



THIS PAGE BLANK (USPTO)

図 14



THIS PAGE BLANK (USP)

発明の開示

上記目的を達成するために、本発明の光制御素子は、少なくとも１つの光出力層が配置された第１の基板と光透過機能を有する第２の基板とを対向させ、該第１の基板と第２の基板との間に液晶を挟持し、該第１の基板および第２の基板のいずれかに複数の走査信号を印加する走査電極が形成され、該第１の基板および第２の基板のいずれかに複数の信号電圧を印加する信号電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記走査信号を印加する走査電極の方向と一致しており、さらに、上記第１の基板上に偏光機能を有する層が設けられ、上記第１の基板、上記光出力層、上記偏光機能を有する層、上記液晶、および上記第２の基板が、この順に配置されていることを特徴とする。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する走査電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する走査電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する走査電極に対応した光出力層毎に、発光のタイミングを変化させることも可能となり、インパルス型表示を実現することができる。また、光出力層が組み込まれていることにより、薄型化を実現することも可能となる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、例えばRGBの光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することができる。その上、上記第 1 の基板上に偏光機能を有する層が設けられていることにより、例えばアクティブ素子が第 2 の基板に作製された場合の、熱プロセスによる問題の発生を抑制することができる。

THIS PAGE BLANK (USPTO)

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明の光制御素子は、複数の光出力層が配置された第１の基板と光透過機能を有する第２の基板とを対向させ、該第１の基板と第２の基板との間に液晶を挟持し、前記第１の基板および第２の基板のいずれかに複数のアクティブ素子が形成され、前記第１の基板および第２の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第１の基板および第２の基板のいずれかに複数の信号電圧を印加するソース電極が形成され、前記各光出力層が、ストライプ状に、該各光出力層の配置方向が上記ゲート電極の方向と一致するように配置され、かつ、隣り合う各光出力層で互いに異なる波長の光を同時に出力すると共に、各ゲート電極に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了するように設定されていることを特徴とすることもできる。

上記の構成によれば、各光出力層が走査信号を印加するゲート電極の方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを各ゲート電極に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了するように設定することによって、アクティブ駆動の光制御素子においてインパルス型表示を実現することができる。また、光出力層が組み込まれていることにより、薄型化を実現することも可能となる。

THIS PAGE BLANK (USPTO)

さらに、ストライプ状に配置された各光出力層毎に、波長の異なる光、例えばR G Bの光を出力させることにより、カラーフィルタを用いることなくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

THIS PAGE BLANK (USPTO)

以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明の光制御素子の駆動方法は、上記記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の5%以上70%以下であることが好ましい。このように、光出力層から発光される時間を前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を実現し、且つ表示の輝度を高く保つことができる。

さらに、光出力層の発光時間が、各表示フレーム時間の15%以上40%以下であることがより好ましい。このように、光出力層から発光される時間をさらに前記数値範囲に限定することにより、インパルス型表示としての特徴を保って輪郭ボケや尾引きのない高品位の動画表示を確実に実現し、且つ表示の輝度を確実に高く保つことができる。

また、本発明の光制御素子の駆動方法は、上記記載の光制御素子の駆動方法において、各走査電極に走査信号を送った後一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに前記光出力が終了し、かつ、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の隣接する光出力層を複数本まとめて同時に発光させる方法とすることもできる。

上記の方法によれば、走査電極毎に印加される走査信号に対応させて光出力層の走査を行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができるので、インパルス型表示を実現することが可能となり、さらに制

THIS PAGE BLANK (USPTO)

る。次に、上記で作製した基板 1 および基板 2 を貼り合わせ、液晶 3 として反強誘電性液晶を注入する。ここで、走査電極（ゲート電極）もしくは信号電極（ソース電極）（両電極は図 2 には図示されていない）のどちらかを、光出力層として機能する光導波路 16 のストライプ配置方向と一致させることが重要である。本実施例においては、走査電極（ゲート電極）と光導波路 16 のストライプ配置方向とを一致させている。

本発明に係る光制御素子は、以上のように、少なくとも 1 つの光出力層が配置された第 1 の基板と光透過機能を有する第 2 の基板とを対向させ、該第 1 の基板と第 2 の基板との間に液晶を挟持し、該第 1 の基板および第 2 の基板のいずれかに複数の走査信号を印加する走査電極が形成され、該第 1 の基板および第 2 の基板のいずれかに複数の信号電圧を印加する信号電極が形成された光制御素子において、前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記走査信号を印加する走査電極の方向と一致しており、さらに、上記第 1 の基板上に偏光機能を有する層が設けられ、上記第 1 の基板、上記光出力層、上記偏光機能を有する層、上記液晶、および上記第 2 の基板が、この順に配置されている。

一般に、表示は走査信号に対応して行われるので、走査のタイミングは走査信号を印加する走査電極毎に異なる。これに対して、上記した本発明の構成では、光出力層が走査信号を印加する走査電極の方向と一致するようにストライプ状に配置されている。従って、本発明の光制御素子は、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加する走査電極に対応する光出力層毎に発光のタイミングを変化させることも可能となり、インパルス型表示を実現する

THIS PAGE BLANK (USPTO)

ことができる。

また、光出力層が組み込まれているため、薄型化を実現することができる。

さらに、ストライプ状に配置された光出力層毎に、波長の異なる光、
5 例えば R G B の光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

となくカラー表示を行うことも可能となる。従って、カラーフィルタによる光の透過効率の低下を防いで、低消費電力化を実現することが可能となる。

5 以上のように、本発明の光制御装置は、薄型化、軽量化、低消費電力化を実現し、さらに、インパルス型表示により動画表示時に発生する尾引きや輪郭のボケなども防いで、画像品位を向上させることができる。

また、本発明に係る光制御素子は、複数の光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、前記第1の基板および第2の基板の
10 いずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電圧を印加するソース電極が形成され、前記各光出力層が、ストライプ状に、該各光出力層の配置方向が上記ゲート電極の方向と一致するように配置され
15 、かつ、隣り合う各光出力層で互いに異なる波長の光を同時に出力すると共に、各ゲート電極に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了するように設定されている構成とすることも可能である。

上記の構成によれば、各光出力層が走査信号を印加するゲート電極の
20 方向と一致してストライプ状に配置されているので、走査のタイミング毎に光出力層を走査することが可能となる。すなわち、走査信号を印加するゲート電極に対応する光出力層毎に、発光のタイミングを変化させることによって、インパルス型表示を実現することができる。

また、光出力層が組み込まれているため、薄型化を実現することもで

THIS PAGE BLANK (USPTO)

きる。

さらに、ストライプ状に配置された各光出力層毎に、波長の異なる光、例えば R G B の光を出力させることにより、カラーフィルタを用いるこ

THIS PAGE BLANK (USPTO)

動方法において、各走査電極に走査信号を送った後一定時間後に光出力層から光出力し、該光出力を次に走査信号が送られるまでに終了し、かつ、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の隣接する光出力層を複数本まとめて同時に発光させることもできる。

上記の方法によれば、光出力層の走査を、走査電極毎に印加される走査信号に対応させて行う、すなわち、走査のタイミングに合わせて光出力層を発光させることができる。これにより、インパルス型表示を実現することが可能となり、さらに、制御するためのICの数を少なくすることができる。

さらに、本発明の光制御素子の駆動方法は、配置された光出力の波長が隣り合う光出力層で互いに異なることが好ましく、さらには、その光出力層の色がR、G、Bのいずれかで、これらが周期的に繰り返されることが好ましい。

尚、発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求の範囲内で、いろいろと変更して実施することができるものである。

産業上の利用可能性

以上のように、本発明に係る光制御素子およびその駆動方法によれば、有機ELと液晶とを組み合わせたディスプレイにおいてインパルス型表

THIS PAGE BLANK (USPTO)

請 求 の 範 囲

1. (補正後) 少なくとも1つの光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、該第1の基板および第2の基板のいずれかに複数の走査信号を印加する走査電極が形成され、該第1の基板および第2の基板のいずれかに複数の信号電圧を印加する信号電極が形成された光制御素子において、

前記光出力層がストライプ状に配置され、該光出力層の配置方向が上記走査電極の方向と一致しており、

さらに、上記第1の基板上に偏光機能を有する層が設けられ、

上記第1の基板、上記光出力層、上記偏光機能を有する層、上記液晶、および上記第2の基板が、この順に配置されていることを特徴とする光制御素子。

2. (補正後) 複数の光出力層が配置された第1の基板と光透過機能を有する第2の基板とを対向させ、該第1の基板と第2の基板との間に液晶を挟持し、

前記第1の基板および第2の基板のいずれかに複数のアクティブ素子が形成され、前記第1の基板および第2の基板のいずれかに複数の走査信号を印加するゲート電極が形成され、前記第1の基板および第2の基板のいずれかに複数の信号電圧を印加するソース電極が形成され、

前記各光出力層が、ストライプ状に、該各光出力層の配置方向が上記ゲート電極の方向と一致するように配置され、かつ、隣り合う各光出力層で互いに異なる波長の光を同時に出力すると共に、各ゲート電極に走

THIS PAGE BLANK (USPTO)

査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了するように設定されていることを特徴とする光制御素子。

3. 上記アクティブ素子が、上記第2の基板上に形成されていることを特徴とする請求項2に記載の光制御素子。

4. 上記第1の基板に、偏光機能を有する層が形成されたことを特徴とする請求項2または3に記載の光制御素子。

5. 前記第1の基板上に形成された光出力層は、有機EL、無機EL、およびFEDの発光体のうち少なくとも1種類以上からなる発光層によ

THIS PAGE BLANK (USPTO)

1 1. 請求項 1 または 2 に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の 5 % 以上 70 % 以下であることを特徴とする光制御素子の駆動方法。

1 2. 請求項 1 または 2 に記載の光制御素子において、光出力層の発光時間が、各表示フレーム時間の 15 % 以上 40 % 以下であることを特徴とする光制御素子の駆動方法。

1 3.

1 4. (補正後) 請求項 1 に記載の光制御素子において、各走査電極に走査信号を送ったのち、一定時間後に光出力層から光出力を行い、次に走査信号が送られるまでに上記光出力が終了し、

かつ、配置された複数個の光出力層の波長が隣合う光出力層で互いに異なり、該異なる波長の隣接する光出力層を複数本まとめて同時に発光させることを特徴とする光制御素子の駆動方法。

1 5. 複数個の光出力層の色が R、G、B のいずれかによって構成され、該 R、B、G の色が周期的に繰り返されることを特徴とする請求項 1 4 に記載の光制御素子の駆動方法。

1 6. (追加) さらに、上記第 1 の基板、上記光出力層、上記液晶、および上記第 2 の基板が、この順に配置されていることを特徴とする請求項 2 に記載の光制御素子。

1 7. (追加) さらに、上記光出力層は、ゲート電極毎に輝度調整されていることを特徴とする請求項 2 に記載の光制御素子。

1 8. (追加) さらに、上記光出力層は、ソース電極に印加される各信号電圧に基づく最大輝度分に応じて輝度調整されていることを特徴とする請求項 1 7 に記載の光制御素子。

THIS PAGE BLANK (USPTO)